

【背景請求の範囲】

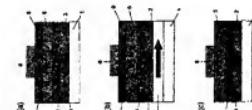
(1)日本特許庁 (JP) (2)公表特許公報 (A)

(1)出願日	特許2003-542875 (2003.12.21)			
(2)公表日	特許2004年6月10日 (2004.6.10)			
H-01L 28/795	断面図1	P-1 H-01L 3012 28/78 21/338 51/00		
		3012 4M104 6183 5F110 28/78 627C		
(3)実用新案登録請求書 年 (令 83 年)				

(4)実用新案登録請求書 年 (令 83 年)	特許2001-542875 (2001.12.21)		
(5)〔請求項 1〕	トランジスタの形成方法であって、 トランジスタの第1層を形成するために、第1溶剤中の溶液から第1材料から 析出し、接着して、		
(6)〔請求項 1〕	第1材料が既存1溶剤中に溶解可能である一方で、該第1材料上に第2材料を 析出することにより、トランジスタの第2層を形成し、該第1材料が、第1材料 が実質的に溶解不能な第2溶剤中の溶液からのものである方法。		
(7)〔請求項 2〕	さらに記録2材料が第2溶剤中に溶解可能である一方で、該 2材料上に、該第2材料が実質的に溶解不能な第3溶剤中の第3材料を析出して 該トランジスタの第3層を形成する工程を有する請求項1に記載の方法。		
(8)〔請求項 3〕	第1、第2溶剤のうちの1つが極性溶剤であり、第1、第2 溶剤の別の1つが非極性溶剤である請求項1または2のいずれか1項に記載の方 法。		
(9)〔請求項 4〕	第1または2材料のうちの1つが極性溶剤であり、第1、 第2溶剤の別の1つが非極性溶剤である請求項1～3のいずれか1項に記載の方 法。		
(10)〔請求項 5〕	第2材料が液体であり、第1、第3材料の1つが半導体材 料であり、該第1または第3材料の別の1つが伝導性材料である請求項2に記載 の方法。		
(11)〔請求項 6〕	第1、第2層の1つが、非極性溶剤中で溶解可能な非極性ガ リーマ層であり、第1、第2層の別の1つが、極性溶剤中で溶解可能な極性ガリ ーマ層である請求項1～5のいずれか1項に記載の方法。		
(12)〔請求項 7〕	非極性ポリマーと極性溶剤の相互作用パラメータDが5より 大きい請求項6に記載の方法。		
(13)〔請求項 8〕	非極性ポリマーと極性溶剤の相互作用パラメータDが1.0よ りも大きい請求項6に記載の方法。		
(14)〔請求項 9〕	非極性ポリマーと極性溶剤の相互作用パラメータDが1.5よ りも大きい請求項6に記載の方法。		
(15)〔請求項 10〕	極性ポリマーと非極性溶剤の相互作用パラメータDが5より 大きい請求項6に記載の方法。		

請求項に記載

(5)〔請求項 1〕 溶液混ざされた電子
トランジスタを形成する方法であって、トランジスタの
第1の層を形成するために、第1の溶剤中に溶解した第1の試
薬を析出させ、次に、第1の溶剤中に溶解した第1の試
薬が残っている間に、第1の溶剤中に溶解した第2の試
薬の層を形成させることにより、トランジスタの第
2の層を形成する。第1の層は、第2の層に対して
は不溶性である。



(6)〔請求項 1〕 トランジスタの形成方法であって、
トランジスタの第1層を形成するために、第1溶剤中の溶液から第1材料から
析出し、接着して、

第1材料が既存1溶剤中に溶解可能である一方で、該第1材料上に第2材料を
析出することにより、トランジスタの第2層を形成し、該第1材料が、第1材料
が実質的に溶解不能な第2溶剤中の溶液からのものである方法。

(7)〔請求項 2〕 さらに記録2材料が第2溶剤中に溶解可能である一方で、該
2材料上に、該第2材料が実質的に溶解不能な第3材料を析出して
該トランジスタの第3層を形成する工程を有する請求項1に記載の方法。

(8)〔請求項 3〕 第1、第2溶剤のうちの1つが極性溶剤であり、第1、第2
溶剤の別の1つが非極性溶剤である請求項1または2のいずれか1項に記載の方
法。

(9)〔請求項 4〕 第1または2材料のうちの1つが極性溶剤であり、第1、
第2溶剤の別の1つが非極性溶剤である請求項1～3のいずれか1項に記載の方
法。

(10)〔請求項 5〕 第2材料が液体であり、第1、第3材料の1つが半導体材
料であり、該第1または第3材料の別の1つが伝導性材料である請求項2に記載
の方法。

(11)〔請求項 6〕 第1、第2層の1つが、非極性溶剤中で溶解可能な非極性ガ
リーマ層であり、第1、第2層の別の1つが、極性溶剤中で溶解可能な極性ガリ
ーマ層である請求項1～5のいずれか1項に記載の方法。

(12)〔請求項 7〕 非極性ポリマーと極性溶剤の相互作用パラメータDが5より
大きい請求項6に記載の方法。

(13)〔請求項 8〕 非極性ポリマーと極性溶剤の相互作用パラメータDが1.0よ
りも大きい請求項6に記載の方法。

(14)〔請求項 9〕 非極性ポリマーと極性溶剤の相互作用パラメータDが1.5よ
りも大きい請求項6に記載の方法。

(15)〔請求項 10〕 極性ポリマーと非極性溶剤の相互作用パラメータDが5より
大きい請求項6に記載の方法。

りも大きい請求項6に記載の方法。

【請求項11】 極性ポリマーと非極性溶剤の相互作用パラメータDが1.5よりも大きい請求項6に記載の方法。

【請求項12】 極性ポリマーと非極性溶剤の相互作用パラメータDが1.5よりも大きい請求項6に記載の方法。

【請求項13】 第2、第3層別のうちの1つが極性溶剤であり、第2、第3層別の別の1つが非極性溶剤である請求項2に從属する請求項3に記載の方法。

【請求項14】 第2層が、極性および非極性グループを含有した適度な極性溶剤であり、第1、第3層別のうちの1つが、極性グループのみを含有した適度な極性溶剤である請求項2に記載の方法。

【請求項15】 新2ポリマー層が、適度な極性溶剤中で溶解可能な適度な活性ガラス層であり、新1または第3ポリマー層のうちの1つが非活性ポリマー層であり、新1または第3ポリマー層の内の1つが活性ポリマー層である請求項14に記載の方法。

【請求項16】 非活性ポリマーと適度な極性溶剤の相互作用パラメータDが1.5よりも大きい請求項14に記載の方法。

【請求項17】 非活性ポリマーと適度な極性溶剤の相互作用パラメータDが1.0よりも大きい請求項14に記載の方法。

【請求項18】 非活性ポリマーと適度な極性溶剤の相互作用パラメータDが1.5よりも大きい請求項14に記載の方法。

【請求項19】 極性ポリマーと適度な極性溶剤の相互作用パラメータDが5よりも大きい請求項14に記載の方法。

【請求項20】 極性ポリマーと適度な極性溶剤の相互作用パラメータDが1.0よりも大きい請求項14に記載の方法。

【請求項21】 極性ポリマーと適度な極性溶剤の相互作用パラメータDが1.5よりも大きい請求項14に記載の方法。

【請求項22】 適度な極性溶剤がカルボールである請求項14～21のいずれか1項に記載の方法。

【請求項23】 適度な極性溶剤がアセテートである請求項14～21のいずれか1項に記載の方法。

【請求項24】 第1層が半極性溶剤中で溶解可能であり、第2層が懸浮剤であり、懸浮層が、既水および既水性のグループを含有した適度な極性溶剤中で溶解可能である請求項2に記載の方法。

【請求項25】 第3層が、極性溶剤中で溶解可能である請求項2に記載の方法。

【請求項26】 第3層が半極性溶剤中で溶解可能である請求項2に記載の方法。

【請求項27】 第2層がトランジスタの活性層である請求項2～6のいずれか1項に記載の方法。

【請求項28】 第1、第2層の1つが該トランジスタのソースおよび／ドレイン電極層であり、第1、第2層の別の1つが該トランジスタの半導体層である請求項のいずれか1項に記載の方法。

【請求項29】 第1、第2層の別の1つが該トランジスタの絕縁層である請求項1～7のいずれか1項に記載の方法。

【請求項30】 半導体層が共役ポリマーである請求項2～9または2～9に記載の方法。

【請求項31】 半導体層が共役フロコポリマーである請求項2～8または2～9のいずれか1項に記載の方法。

【請求項32】 半導体層がブロックコポリマーを有し、該ブロックコポリマーが、少なくとも2つの共原子価結合によってそれぞれリンクされた共役モノマーユニットの第1ブロック、モノマーユニットの第2ブロックとを有し、前記ブロックポリマーが、3.0eVまたは3.5eVよりも大きな電子親和性を有する請求項2～8または2～9のいずれか1項に記載の方法。

【請求項33】 半導体層が、少なくとも2つの共原子価結合によってそれがリンクされた共原子価モノマーユニットの第1ブロックと、モノマーユニットの第2ブロックとの2ブロックとを有し、ブロックポリマーが、5.5eV～4.9eVに記載の方法。

Vの範囲のイオン化電位を含んだブロックコポリマーを有する請求項2.8または2.9のいずれか1項に記載の方法。

【請求項3.4】 モノマー-ユニットの第1ブロックが、フルオレン誘導体、フェニル誘導体、インソーフルオレン誘導体を含んだ1つまたはそれ以上のグループを有し、モノマー-ユニットの第2ブロックが、チオフェン誘導体、トリアリルアミン誘導体、ベンゾアツソール誘導体を含んだ1つまたはそれ以上のグループを有する請求項1.5または3のいずれか1項に記載の方法。

【請求項3.5】 半導体がリマガF8T2またはTF3である請求項2.8または2.9のいずれか1項に記載の方法。

【請求項3.6】 半導体層が複数回積りマーを有する請求項2.8または2.9のいずれか1項に記載の方法。

【請求項3.7】 液晶ポリマーをその液体相に拘束する工程を有する請求項3.6に記載の方法。

【請求項3.8】 液晶ポリマーを基板上に整列させる工程を有する請求項3.6または3のいずれか1項に記載の方法。

【請求項3.9】 液晶ポリマーを整列させる工程が、整列した分子構造を含む層上に有するリマーを透析させる請求項3.8に記載の方法。

【請求項4.0】 層を模倣することで、層の分子構造を整列する工程を有する請求項3.9に記載の方法。

【請求項4.1】 層を光学處理することで、層の分子構造を整列させる工程を有する請求項3.9に記載の方法。

【請求項4.2】 半導体層が光学的に透鏡であり、2.3eVよりも大きな好ましくは2.5eVよりも大きな音波ギャップを有する請求項2.8～2.4のいずれか1項に記載の方法。

【請求項4.3】 半導体層が、4.9eVよりも大きなイオン化電位を有する請求項2.8～2.2のいずれか1項に記載の方法。

【請求項4.4】 半導体層が15.1eVよりも大きなイオン化電位を有する請求項2.8～2.2のいずれか1項に記載の方法。

【請求項4.5】 半導体層が、3.0eVよりも大きな電子親和性を有する請求項2.8～2.2のいずれか1項に記載の方法。

【請求項4.6】 半導体層が、3.5eVよりも大きな電子親和性を有する請求項2.8～2.2のいずれか1項に記載の方法。

【請求項4.7】 第1、第2層の1つがトランジスタの栅極層であり、第1、第2の層の1つがトランジスタのゲート電極層である請求項1.1～1.3のいずれか1項に記載の方法。

【請求項4.8】 第1、第3層の1つがトランジスタのゲート電極層であり、第1、第2層の層間隔層である請求項2.1～3.1のいずれか1項に記載の方法。

【請求項4.9】 隔離層が遮蔽バリア層である請求項4.8に記載の方法。

【請求項5.0】 抗酸化ア層が非活性ポリマーを有する請求項4.9に記載の方法。

請求項2.8～4.2のいずれか1項に記載の方法。

2.9のいずれか1項に記載の方法。

【請求項3.4】 モノマー-ユニットの第1ブロックが、フルオレン誘導体、フェニル誘導体、インソーフルオレン誘導体を含んだ1つまたはそれ以上のグループを有し、モノマー-ユニットの第2ブロックが、チオフェン誘導体、トリアリルアミン誘導体、ベンゾアツソール誘導体を含んだ1つまたはそれ以上のグループを有する請求項1.5または3のいずれか1項に記載の方法。

【請求項3.5】 半導体がリマガF8T2またはTF3である請求項2.8または2.9のいずれか1項に記載の方法。

【請求項3.6】 半導体層が複数回積りマーを有する請求項2.8または2.9のいずれか1項に記載の方法。

【請求項3.7】 液晶ポリマーをその液体相に拘束する工程を有する請求項3.6に記載の方法。

【請求項3.8】 液晶ポリマーを基板上に整列させる工程を有する請求項3.6または3のいずれか1項に記載の方法。

【請求項3.9】 液晶ポリマーを整列させる工程が、整列した分子構造を含む層上に有するリマーを透析させる請求項3.8に記載の方法。

【請求項4.0】 層を模倣することで、層の分子構造を整列する工程を有する請求項3.9に記載の方法。

【請求項4.1】 層を光学處理することで、層の分子構造を整列させる工程を有する請求項3.9に記載の方法。

【請求項4.2】 半導体層が光学的に透鏡であり、2.3eVよりも大きな好ましくは2.5eVよりも大きな音波ギャップを有する請求項2.8～2.4のいずれか1項に記載の方法。

【請求項4.3】 半導体層が、4.9eVよりも大きなイオン化電位を有する請求項2.8～2.2のいずれか1項に記載の方法。

【請求項4.4】 半導体層が15.1eVよりも大きなイオン化電位を有する請求項2.8～2.2のいずれか1項に記載の方法。

【請求項4.5】 半導体層が、3.0eVよりも大きな電子親和性を有する請求項2.8～2.2のいずれか1項に記載の方法。

【請求項4.6】 半導体層が、3.5eVよりも大きな電子親和性を有する請求項2.8～2.2のいずれか1項に記載の方法。

【請求項4.7】 第1層の表面変更が、第2材料を第1層上に析出するべく、80°よりも小さい接触角度を提供するためのものである請求項5.5に記載の方法。

【請求項5.8】 第1層の表面変更が、第2層上に第2材料を析出するべく

、60°よりも小さい接触角度を提供するためのものである請求項 5 に記載の方法。

【請求項 5】 第 1 層の表面を変更する工程が、第 1 層の面の先端を有する請求項 5 ～ 5 のいずれか 1 項に記載の方法。

【請求項 6】 第 1 層の表面を変更する工程が、第 1 層の表面への表面変更材料の取出をする請求項 5 ～ 5 のいずれか 1 項に記載の方法。

【請求項 6】 表面変更材料が、過度な発生活剤中の溶液から析出されている請求項 6 に記載の方法。

【請求項 6】 第 1 層が基層に付着され、該方法が、第 2 層または第 3 層の付着前に、基板を加熱する前の請求項のいずれか 1 項に記載の方法。

【請求項 6】 第 1 层、第 2 层、第 3 層の少なくとも 2 つが、インクジェット印刷によって形成される前出の請求項のいずれか 1 項に記載の方法。

【請求項 6】 該トランジスタソース、ドレイン、またはゲート電極がインクジェット印刷により形成されている請求項 6 ～ 3 に記載の方法。

【請求項 6】 トランジスタが、伝導性ポリマーで形成されたソース、ドレイン、ゲート電極を有する前出の請求項のいずれか 1 項に記載の方法。

【請求項 6】 電極が、光学的に透明な伝導性ポリマーで形成されている請求項 6 に記載の方法。

【請求項 6】 伝導性ポリマーが、ポリマー性耐オンドーパントを含んでいる請求項 6 ～ 6 のいずれか 1 項に記載の方法。

【請求項 6】 第 1 层、第 2 层の 2 つの材料が P E D O T / P S である前の請求項のいずれか 1 項に記載の方法。

【請求項 6】 トランジスタが、非活性の、または部分的共役されたポリマーで形成された他極端を有する前出の請求項のいずれか 1 項に記載の方法。

【請求項 6】 他極端ポリマーが、親水性および親水性的グループの両方を有し、親水性/非活性層中で溶解可能である請求項 6 ～ 9 に記載の方法。

【請求項 7】 第 1 层、第 2 層の材料の 1 つが P V P である前出の請求項のいずれか 1 項に記載の方法。

【請求項 7】 トランジスタであって、

第 1 層滑潤中で溶解可能な第 1 活性層と、

第 1 層と、第 1 材料が実質的に溶解不能な第 2 层滑潤中で溶解可能な隣接する第 2 活性層とを有するトランジスタ。

【請求項 7】 第 2 活性層付近に第 3 活性層を備え、第 3 材料が実質的に溶解不能な第 3 滑潤中で溶解可能な隣接する第 2 层滑潤中で溶解可能なトランジスタ。

【請求項 7】 第 1 层、第 2 层の 1 つが、活性層中に溶解可能な活性性ポリマーを有し、第 1 、第 2 层の別の 1 つが、非活性性ポリマーで溶解可能な非活性性ポリマーである請求項 7 ～ 2 または 7 ～ 3 のいずれか 1 項に記載のトランジスタ。

【請求項 7】 第 1 层、第 2 层の 1 つが、活性性ポリマーで溶解可能な活性性ポリマーを有し、第 1 、第 3 层の別の 1 つが、非活性性ポリマーで溶解可能な非活性性ポリマーである請求項 7 ～ 3 に記載のトランジスタ。

【請求項 7】 第 1 层が基層に付着され、該方法が、第 2 层または第 3 层の付着前に、基板を加熱する前の請求項のいずれか 1 項に記載の方法。

【請求項 7】 第 1 层、第 2 层、第 3 層の少なくとも 2 つが、インクジェット印刷によって形成される前出の請求項のいずれか 1 項に記載の方法。

【請求項 7】 该トランジスタソース、ドレイン、またはゲート電極がインクジェット印刷により形成されている請求項 6 ～ 3 に記載の方法。

【請求項 7】 トランジスタが、伝導性ポリマーで形成されたソース、ドレイン、ゲート電極を有する前出の請求項のいずれか 1 項に記載の方法。

【請求項 7】 電極が、光学的に透明な伝導性ポリマーで形成されている請求項 6 に記載の方法。

【請求項 7】 伝導性ポリマーが、ポリマー性耐オンドーパントを含んでいる請求項 6 ～ 6 のいずれか 1 項に記載の方法。

【請求項 7】 第 1 层、第 2 层の 2 つの材料が P E D O T / P S である前の請求項のいずれか 1 項に記載の方法。

【請求項 7】 トランジスタが、非活性の、または部分的共役されたポリマーで形成された他極端を有する前出の請求項のいずれか 1 項に記載の方法。

【請求項 7】 他極端ポリマーが、親水性および親水性的グループの両方を有し、親水性/非活性層中で溶解可能である請求項 6 ～ 9 に記載の方法。

【請求項 7】 トランジスタであって、

第 1 层滑潤中で溶解可能な第 1 活性層と、

第 1 层と、第 1 材料が実質的に溶解不能な第 2 层滑潤中で溶解可能な隣接する第 2 活性層とを有するトランジスタ。

【請求項 7】 第 2 活性層付近に第 3 活性層を備え、第 3 材料が実質的に

ーが、少なくとも2つの共有原子團結合によつてリンクされた並置したモノマー-ユニットの無1ブロックと、モノマー-ユニットの第2ブロックとを有し、前記ブロックコポリマーが、3、3.0eVまたは4.3、5eVよりも大きな電子導和性を有する請求項7～7のいずれか1項に記載のトランジスタ。

【請求項8-4】 半導体層がブロックコポリマーを有し、ブロックコポリマーが、少なくとも2つの共有原子團結合によつてそれリンクした共役モノマー-ユニットの第1ブロックと、モノマー-ユニットの第2ブロックとを有し、前記ブロックコポリマーが、5、5.5eV～4、9eVの範囲のオカイン化電位を有する請求項7～7のいずれか1項に記載のトランジスタ。

【請求項8-5】 モノマー-ユニットの無1ブロックが、フルオレン透導体、フェニルオレン透導体、インデノフルオレン透導体を構成する1つまたはそれ以上のグループを有し、モノマー-ユニットの無2ブロックが、チフエン透導体、トリグリュアシル透導体、ベンゾチアツツール透導体を有する1つまたはそれ以上のグループを有する請求項6～6または6～7のいずれか1項に記載の方法。

【請求項8-6】 ポリフルオレン透導体がF8T2またはTFBである請求項79に記載のトランジスタ。

【請求項8-7】 半導体層が、4、9eVよりも大きなオカイン化電位を有する請求項7～8のいずれか1項に記載のトランジスタ。

【請求項8-8】 半導体層が、5、1eVよりも大きなオカイン化電位を有する請求項7～8のいずれか1項に記載のトランジスタ。

【請求項8-9】 第1、第2層の2つが、トランジスタの前級層であり、第1、第2層の層の1つがトランジスタのゲート電極層である請求項7～7のいずれか1項に記載のトランジスタ。

【請求項9-0】 第1、第3層の1つがトランジスタの集積層であり、第1、第3層の層の1つがトランジスタのゲート電極層であり、第2層が該トランジスタの隔離層である請求項7～7のいずれか1項に記載のトランジスタ。

【請求項9-1】 隔離層が塗敷状態で層である請求項9～1に記載のトランジスタ。

【請求項9-2】 枕板(バイ)ア層がポリフルオレン透導体を有する請求項9-1

に記載のトランジスタ。

【請求項9-3】 ポリフルオレン透導体がF8T2またはTFBである請求項9-2に記載のトランジスタ。

【請求項9-4】 隔離層が表面変更層である請求項9-3のいずれか1項に記載のトランジスタ。

【請求項9-5】 第1または第2層がインシジエクト印刷によって形成されている請求項7～9～4のいずれか1項に記載のトランジスタ。

【請求項9-6】 第3層がインシジエクト印刷によって形成されている請求項7～9～4のいずれか1項に記載のトランジスタ。

【請求項9-7】 第1、第2、第3層の1つが該トランジスタのソース層であり、第1、第2、第3層の層の1つが、該トランジスタのドレイン層であり、第1、第2、第3層の別の1つが該トランジスタのゲート層である請求項7～9～6のいずれか1項に記載のトランジスタ。

【請求項9-8】 第1、第2層の1つの中間トランジスタ。

【請求項9-9】 第1、第2層の1つの中間トランジスタ。

【請求項9-10】 請求項1～10のいずれか1項に記載のトランジスタ。

【請求項10-0】 トランジスタが隔離トランジスタである請求項7～9～6のいずれか1項に記載のトランジスタ。

【請求項10-1】 トランジスタが光學的トランジスタ。

【請求項10-2】 請求項7～2～10のいずれか1項に記載のトランジスタを含めた論理回路、表示また7メモリ装置。

【請求項10-3】 請求項2～10のいずれか1項に記載の複数のトランジスタの合計マトリクスアレイを構成する論理回路、表示またはメモリ装置。

【請求項10-4】 少なくとも1つの表示要素が、光學的に透明な薄膜トランジスタによって切り換える可能である、複数の表示要素を備える表示装置。

【請求項10-5】 前記トランジスタが該表示要素の後ろに配置されている請求項1～4に記載の表示装置。

【請求項10】 基示要素が、トランジスタによって切られ可能な光学活性範囲を有し、該トランジスタが、トランジスタの少なくとも一つの層を介して、過穴内部に配置された伝導性材料の手段によって、光学活性範囲と電気接続している請求項10に記載の表示装置。

【発明の詳細な説明】

【0001】

本発明は、荷電処理された素子およびそのような素子を形成する方法に関するものである。

【0002】

半導電性共存ポリマー導体トランジスター(IFT)は、最近、プラスチック基板上に整備された安価な、簡便路((C. Dury, et al., *ARL*3, 108(1998))および高解像度アクリルグリッセディスプレイの光電集積技術およびビニセルトランジスタスイッチ(G. Stirringaus, et al., *Science* 260, 174(1998), A. Dodiukhajian, et al., *Appl. Phys. Lett.* 73, 142(1998))の応用により、開心が告げられるようになった。ポリマー半導体および無機金属電極ならびにゲート電極を有する構成のテスト素子では、萬能IFTが実証された。アモルファスシリコンIFTの性能が既報する最高の $0.1 \text{ cm}^2/\text{V s}$ および $10^6\sim10^8$ のセンサオフ電流比の電荷キャリャー移動性に到達した(G. Stirringaus, et al., *Adv. in Solid State Physics* 39, 101(1999))。

【0003】

本物のポリマー半導体の導き素子特性膜は、有機溶剤中において、ポリマーの溶液を配置することによって基板上に形成することができます。しながらって、この技術は、半面で、領域が広く、可操作性のアクリル基板に対しで化學反応を起こさない希望處理によって、潜在的なコスメおよび処理の容易さといった要所を十分利用するために、半導電性層、誘電層ならびに導電性層および内部接続部を含む素子の各種成要素が溶液から析出されることが望ましい。

【0004】

全くポリマーIFT素子および回路を製造するためには、下記の主要な問題が解決されねばならない。

- 一 多層構造の一貫性：次の半導電性層、絶縁層およびまたは導電性層の各層並みに、その下にある層は、次の層の取出のために使用される溶剤によって溶解または剥離されるべきでない。もしも溶剤が下にある層の中に混入された場合解または膨脹されるべきでない。

、一般的にその層の特性の劣化を引き起こす傾向が生じる。

一 電極の高分解能バーナン：引張強度が降低了内部接着強度およびチャネル長さ≤10μmを有するTFTチャネルを形成するのに導電性層をバーナン化する。

一 TFT回路を製造するため、垂直内部接続部（ピアホール）は、素子の異なる複数の層における複数の電極を電気的に接続するように形成される必要がある。

【0 0 0 5】

W0 99/10939 A2では、素子の次の層が析出するに先立って、溶液処理された層を不溶性の状態に変換することによって、全てがポリマーの TFT を製造する方法が実証されている。これは、下にある層の溶解および表面の問題を解決している。しかしながら、この問題は、使用できる半導体性材料の選択を、小さく、かついくつからでも留まらない種類の前駆物質によります。さらに、溶液体層と絶縁層との接合は、溶液体層を貫通するビアホールの製造を困難にするので、複数のパンチングのような技術が使用されている WO 99/10939 A2 。

【0 0 0 6】

本発明の第 1 の層によれば、トランジスタの製造方法は提供され、その方法は、トランジスタの第 1 層を形成するために、第 1 溶液中の溶液から第 1 材料から析出し、続いて、第 1 材料が第 1 溶液中に溶解可能である一方で、該第 1 材料上に第 2 材料を析出することにより、トランジスタの第 2 層を形成し、該第 2 材料が、第 1 材料が失調的で溶解不能となる第 2 溶液からのものである。

【0 0 0 7】

より好ましいは、さらにに第 2 材料が第 2 溶液中で溶解可能である一方で、該 2 材料上に、該第 2 材料が失調的で溶解不能な第 3 溶液中の第 3 材料を析出して該トランジスタの第 3 層を形成する工程を行ずる。

【0 0 0 8】

また、第 1 、第 2 溶液のうちの 1 つが高分子溶剤であり、第 1 、第 2 溶液の別の 1 つが非高分子溶剤であることが好ましい。

【0 0 0 9】

また、第 1 または第 2 材料のうちの 1 つが極性溶剤であり、第 1 、第 2 溶液の別の 1 つが非極性溶剤であることが好ましい。

【0 0 1 0】

また、第 2 材料が絶縁体であり、第 1 、第 3 材料の 1 つが半導体材料であり、該第 1 または第 3 材料の別の 1 つが伝導性材料であることが好ましい。

【0 0 1 1】

また、第 1 、第 2 層の 1 つが、非極性溶剤中で溶解可能な極性ポリマー層であり、第 1 、第 2 層の別の 1 つが、極性溶剤中で溶解可能な極性ポリマー層であることが好ましい。

【0 0 1 2】

また、非極性ポリマーと極性溶剤の相互作用パラメータ D が 1.5 よりも大きいことが好ましい。

【0 0 1 3】

また、非極性ポリマーと極性溶剤の相互作用パラメータ D が 1.0 よりも大きいことが好ましい。

【0 0 1 4】

また、非極性ポリマーと極性溶剤の相互作用パラメータ D が 1.5 よりも大きいことが好ましい。

【0 0 1 5】

また、非極性ポリマーと非極性溶剤の相互作用パラメータ D が 1.5 よりも大きいことが好ましい。

【0 0 1 6】

また、極性ポリマーと非極性溶剤の相互作用パラメータ D が 1.5 よりも大きいことが好ましい。

【0 0 1 7】

また、極性ポリマーと非極性溶剤の相互作用パラメータ D が 1.5 よりも大きいことが好ましい。

【0 0 1 8】

また、第2、第3治療のうちの1つが極性溶剤であり、第2、第3前処の別の1つが非極性溶剤であることが好ましい。

】

また、第2溶剤が、極性および非極性グループを含有した過度な極性溶剤であり、第1、第3溶剤のうちの1つが、極性グループのみを含有した極性の高い溶剤であることが好ましい。

】

また、第2ポリマー層が、過度な極性溶剤中で溶解可能な過度な極性ポリマー層であり、第1または第3ポリマー層のうちの1つが非極性ポリマー層であり、前記第1または第3ポリマー層の別の1つが極性ポリマー層であることが好ましい。

】

また、非極性ポリマーと過度な極性溶剤の相互作用パラメータDが5よりも大きいことが好ましい。

】

さらに、非極性ポリマーと過度な極性溶剤の相互作用パラメータDが1よりも大きいことが好ましい。

】

さらに、非極性ポリマーと過度な極性溶剤の相互作用パラメータDが15よりも大きいことが好ましい。

】

また、極性ポリマーと過度な極性溶剤の相互作用パラメータDが5よりも大きいことが好ましい。

】

さらに、極性ポリマーと過度な極性溶剤の相互作用パラメータDが1よりも大きいことが好ましい。

】

さらに、極性ポリマーと過度な極性溶剤の相互作用パラメータDが15よりも大きいことが好ましい。

】

】

また、過度な極性溶剤がアルコールであることが好ましい。

】

また、過度な極性溶剤がアセテートであることが好ましい。

】

また、第1層が非極性溶剤中で溶解可能であり、第2層が極性層であり、極性層が、親水性および亲水性的グループを含有した適度な極性溶剤中で溶解可能であることが好ましい。

】

また、第1層が非極性溶剤中で溶解可能であり、第2層が極性層であり、極性層が、親水性および亲水性的グループを含有した適度な極性溶剤中で溶解可能であることが好ましい。

】

また、第3層が、極性溶剤中で溶解可能であることが好ましい。

】

また、第3層が非極性溶剤中で溶解可能な機能可能であることが好ましい。

】

また、第2層がトランジスタの活性層であること好ましい。

】

また、第2層の1つが嵌トランジスタのソースおよびドレイン電極層であり、第1層の1つが嵌トランジスタの半導体層であることが好ましい。

】

また、第3層が半導体層であることが好ましい。

】

また、第1、第2層の1つが嵌トランジスタの半導体層であり、第1、第2層の別の1つが嵌トランジスタの半導体層であることが好ましい。

】

また、半導体層が共役プロトコボリマーであることが好ましい。

】

また、半導体層が共役プロトコボリマーが、少なくとも2つの共有電子基結合によってそれがリンクされた共役ノマーニックの第1プロックと、モノマーユニットの第2プロックとを含し、前記プロック

】

】

また、過度な極性溶剤がアルコールであることが好ましい。

】

また、過度な極性溶剤がアセテートであることが好ましい。

】

また、第1層が非極性溶剤中で溶解可能であり、第2層が極性層であり、極性層が、親水性および亲水性的グループを含有した適度な極性溶剤中で溶解可能であることが好ましい。

】

また、第1層が非極性溶剤中で溶解可能であり、第2層が極性層であり、極性層が、親水性および亲水性的グループを含有した適度な極性溶剤中で溶解可能であることが好ましい。

】

また、第3層が、極性溶剤中で溶解可能であることが好ましい。

】

また、第3層が非極性溶剤中で溶解可能な機能可能であることが好ましい。

】

また、第2層がトランジスタの活性層であること好ましい。

】

また、第2層の1つが嵌トランジスタのソースおよびドレイン電極層であり、第1層の1つが嵌トランジスタの半導体層であることが好ましい。

】

また、第3層が半導体層であることが好ましい。

】

また、第1、第2層の1つが嵌トランジスタの半導体層であり、第1、第2層の別の1つが嵌トランジスタの半導体層であることが好ましい。

】

また、半導体層が共役プロトコボリマーであることが好ましい。

】

また、半導体層が共役プロトコボリマーが、少なくとも2つの共有電子基結合によってそれがリンクされた共役ノマーニックの第1プロックと、モノマーユニットの第2プロックとを含し、前記プロック

】

】

さらに、極性ポリマーと過度な極性溶剤の相互作用パラメータDが1よりも大きいことが好ましい。

】

コボリマーが、3、0 eVまたは3、5 eVよりも大きな電子親和性を有することが好ましい。

【0038】

また、半導体層が、少なくとも2つの共進層子他結合によってそれそれリンクされた共進層子モノマーユニットの第1ブロックと、モノマーユニットの第2ブロックとを有し、ブロックコポリマーが、5、5 eV～4、9 eVの範囲のイオン電位を有することが好ましい。

【0039】

また、モノマーユニットの第1ブロックが、フルオレン誘導体、フェニレン誘導体、インダノフルオレン誘導体を含んだ1つまたはそれ以上のグループを有し、モノマーユニットの第2ブロックが、オフエン誘導体、トリアリルアミン誘導体、ベンゾチアツアツル誘導体を含んだ1つまたはそれ以上のグループを有することが好ましい。

【0040】

また、半導体層がP-8T2またはTP-3であることが好ましい。

【0041】

また、半導体層が複数ボリマーを有することが好ましい。

【0042】

また、液体ボリマーをその液晶相に加熱する工程を有することが好ましい。

【0043】

また、液体ボリマーを樹脂上に配置させる工程が、整列した分子構造を含む樹脂ボリマーを介接させることが好ましい。

【0044】

また、液体ボリマーを樹脂上に配置させる工程が、整列した分子構造を含む樹脂ボリマーを介接させることが好ましい。

【0045】

また、層を機械的に擦ることで、層の分子構造を整列する工程を有することが好ましい。

【0046】

また、層を光学処理することで、層の分子構造を整列させる工程を有することが好ましい。

とが好ましい。

【0047】

また、半導体層が光学的に透明であり、2、3 eVよりも大きな、好ましくは2、5 eVよりも大きな面積チャップを行することが好ましい。

【0048】

また、半導体層が、4、9 eVよりも大きなイオン化電位を有することが好ましい。

【0049】

また、半導体層が5、10 eVよりも大きなイオン化電位を有することが好ましい。

【0050】

また、半導体層が、3、0 eVよりも大きな電子親和性を有することが好ましい。

【0051】

また、半導体層が、3、5 eVよりも大きな電子親和性を有することが好ましい。

【0052】

また、第1、第2層の1つがトランジスタの絕縁層であり、第1、第2層の別の1つが該トランジスタのゲート電極層であることが好ましい。

【0053】

また、第1、第3層の1つがトランジスタの絶縁層であり、第1、第3層の別の1つが該トランジスタのゲート電極層であり、第2層が該トランジスタの絶縁層であることが好ましい。

【0054】

また、隔離層が板状パリア層であることが好ましい。

【0055】

また、板状パリア層が非極性ボリマーを有することが好ましい。

【0056】

また、板状パリア層が非極性共役ボリマーを有することが好ましい。

【0 0 5 7】

また、第1層が基板上に付着され、該方法が、第2または第3層の付着の前に、基板を加熱することが好ましい。

】

【0 0 5 8】

また、ポリオレン誘導体がP 8、P 8 T 2、またはTPDであることが好ましい。

】

【0 0 5 9】

また、隔壁層が表面変更層であることが好ましい。

】

【0 0 6 0】

また、第2層を析出する前に、第1層の表面を変更する工程を行なうことが好ましい。

】

【0 0 6 1】

また、第1層の表面変更が、第1層上に第2材料を析出すべく、100°よりも小さな初期角度を提供するためのものであることが好ましい。

】

【0 0 6 2】

または、第1層の表面変更が、第2材料を第1層上に析出すべく、80°よりも小さな初期角度を提供するためのものであることが好ましい。

】

【0 0 6 3】

または、第1層の表面変更が、第1層上に第2材料を析出すべく、60°よりも小さな初期角度を提供するためのものであることが好ましい。

】

【0 0 6 4】

また、第1層の表面を変更する工程が、第1層の面の処理を有することが好ましい。

】

【0 0 6 5】

または、第1層の表面を変更する工程が、第1層の表面への表面変更材料の析出を有することが好ましい。

】

【0 0 6 6】

また、表面変更材料が、適度な極性基團中の溶液から析出されていることが好ましい。

】

【0 0 6 7】

】

また、第1層が基板上に付着され、該方法が、第2または第3層の付着の前に、基板を加熱することが好ましい。

】

また、ポリオレン誘導体がP 8、P 8 T 2、またはTPDであることが好ましい。

】

また、該トランジスターのソース、ドレイン、またはゲート電極がインクジェット印刷により形成されていることが好ましい。

】

また、第1、第2、第3層の少なくとも1つが、インクジェット印刷によって形成されることが好ましい。

】

また、該トランジスターのソース、ドレイン、またはゲート電極がインクジェット印刷により形成されていることが好ましい。

】

また、第1層が、伝導性ポリマーで形成されたソース、ドレイン、ゲート電極を行なうことが好ましい。

】

また、電極が、光学的に透明な伝導性ポリマーで形成されていることが好ましい。

】

また、伝導性ポリマーが、ポリマー性対イオンドーパントを含んでいることが好ましい。

】

また、第1、第2層の1つの材料がPEDOT/PPSであることが好ましい。

。

】

また、トランジスターが、非共役の、または部分的共役されたポリマーで形成された電極層を行なうことが好ましい。

】

また、絶縁層が、親水性および疎水性的グループの両方を有し、適度な極性基團で溶解可能であることが好ましい。

】

また、第1、第2層の材料の1つがPVPであることが好ましい。

】

一方、本発明のトランジスタは、第1溶剤中で溶解可能な第1活性層と、第1層上、第2材料が実質的に溶解不能な第2溶剤中で溶解可能な電極層と、第2活性層付近に第3活性層を備え、第2材料が実質的に溶解不能な第3溶剤中に溶解可能であることが好ましい。

【0078】

また、第2活性層付近に第3活性層を備え、第2材料が実質的に溶解不能な第3溶剤中に溶解可能であることが好ましい。

【0079】

また、第1、第2層の1つが、極性溶剤中で溶解可能な極性ポリマーを有し、第1、第2層の別の1つが、非極性溶剤中で溶解可能な非極性ポリマーであることが好ましい。

【0080】

また、第2、第3層の1つが、極性溶剤中で溶解可能な極性ポリマーを有し、第2、第3層の別の1つが、非極性溶剤中で溶解可能な非極性ポリマーであることが好ましい。

【0081】

また、第1、第2層の1つがトランジスタのソースおよび/またはドレイン電極層であり、第1、第2層の別の1つがトランジスタの半導体層であることが好ましい。

【0082】

また、第1、第2層の1つがトランジスタの半導体層であり、第1、第2層の別の1つがトランジスタの電極層であることが好ましい。

【0083】

また、半導体層が形成されている材料がポリフルオレン誘導体であることが好ましい。

【0084】

また、半導体層が形成されている材料がポリフルオレン誘導体であることが好ましい。

【0085】

また、半導体層が、光学的に透明であり、2、3eVよりも大きな、好ましくは2、5eVよりも大きな面積ギャップを有することが好ましい。

【0086】

さらに、半導体層が、4、9eVよりも大きなイオン化電位を有することが好ましい。

【0087】

さらに、半導体層が、5、1eVよりも大きなイオン化電位を有することが好ましい。

【0088】

また、半導体層がプロックコポリマーを有し、プロックコポリマーが、少なくとも2つの共有原子結合によってリンクされた共役したモノマーユニットの構成ブロックと、モノマーユニットの第2ブロックとを有し、前記プロックコポリマーが、3、0eVまたは3、5eVよりも大きな電子親和率を有することが好ましい。

【0089】

また、半導体層がプロックコポリマーを有し、プロックコポリマーが、少なくとも2つの共有原子結合によってそれリンクした共役モノマーユニットの構成ブロックと、セノマーユニットの構成ブロックとを有し、前記プロックコポリマーが、5、5eV～4、9eVの範囲のイオン化電位を有することが好ましい。

【0090】

また、モノマーユニットの第1ブロックが、フルオレン誘導体、フェニレン誘導体、インデンフルオレン誘導体を構成する1つまたはそれ以上のグループを有し、モノマーユニットの第2ブロックが、チオフェン誘導体、トリアリルアミン誘導体、ベンゾチアソール誘導体を有する1つまたはそれ以上のグループを有することが好ましい。

【0091】

また、ポリフルオレン誘導体がP-8T2またはTFBであることが好ましい。

【0092】

また、半導体層が、4、9eVよりも大きなイオン化電位を有することが好ましい。

【0093】

さらに、半導体層が、5、1eVよりも大きなイオン化電位を有することが好ましい。

【0094】

また、第1、第2層の1つが、トランジスタの地極層であり、第1、第2層の別の1つがトランジスタのゲート電極層であることが好ましい。

【0095】

または、第1、第3層の1つがトランジスタの地極層であり、第1、第3層の別の1つがトランジスタのゲート電極層であり、第2層が該トランジスタの漏極層であることが好ましい。

【0096】

また、該漏極層が逆偏りア箇であることが好ましい。

【0097】

また、逆偏りア箇がポリフルオレン誘導体を有することが好ましい。

【0098】

また、ポリフルオレン誘導体がF8T2またはTFBであることが好ましい。

【0099】

また、該漏導體が表面変更層であることが好ましい。

【0100】

また、第1または第2層がインクジェット印刷によって形成されていることが好ましい。

【0101】

また、第3層がインクジェット印刷によって形成されていることが好ましい。

【0102】

また、第1、第2、第3層の1つが該トランジスタのソース層であり、第1、第2、第3層の別の1つが該トランジスタのドレイン層であり、第1、第2、第3層の別の1つが該トランジスタのゲート層であることが好ましい。

【0103】

また、第1、第2層の1つの材料がPEDOT/PSSであることが好ましい。

【0104】

または、第1、第2層の1つの材料がPVVPであることが好ましい。

【0105】

また、トランジスタが光学的に透明であることが好ましい。

【0106】

また、トランジスタが導體トランジスタであることが好ましい。

【0107】

また、上記いずれかのトランジスタを備えた論理回路、表示またはメモリ装置であることが好ましい。

【0108】

また、上記いずれかの複数のトランジスタの活性マトリックスレイを備える論理回路、表示またはメモリ装置であることが好ましい。

【0109】

また、少なくとも1つの表示要素が、光学的に透明な導體トランジスタによって切り替え可能である、複数の表示要素を備える表示装置であることが好ましい。

【0110】

また、前記トランジスタが該表示要素の後ろに配置されていることが好ましい。

【0111】

また、該トランジスタによって切り替え可能な光学活性範囲を有し、該トランジスタが、トランジスタの少なくとも1つ以上を介して、通じて内部に配設された伝導性材料の手段によって、光学活性範囲と電気接続していることが好ましい。

【0112】

また、本明発は添付図面を参照して例として説明される。

【0113】

ここに示されている好ましい製造方法は、いずれの層も不活性形式に変換ある

いは架橋されない全有機溶剂処理された薄膜トランジスターの製造を可能にする。このような電子の各層は、その溶剤からその層が析出される溶液中の溶剤によつて溶解する形式のままでよい。下記に詳述されるように、これは、溶剤の局所的な付着により誘電体溶液を貯通するピアホールの製造を容易にする。

【0114】

このような電子子は、例えば、1つまたはそれ以上の以下の構成要素を備え得る。

- 一 パターン化された導電性ソースードライインおよびゲート電極および内部接続。
- 二 $0 \sim 0.1 \text{ cm}^2/\text{V s}$ より大きい電荷キャリア移動性を有する半導電性層およびより大きい電界オーフ電流スイッチング比。
- 三 流度ゲート絶縁層。
- 四 不純物およびイオン汚染による電界セドーピングから半導電性層および他の線層を保護する遮蔽保護層。
- 五 ブリント技術によるゲート電極の高解像度バーンシングを可能とする表面改質。
- 六 誘電体層を貫通して内部接続するためにのピアホール。

。

このように記載した方法は、上に述べたすべての特徴を備える電子子の製造が得られるものでないことを理解できるであろう。

。

しかしながら、ここに記載した方法は、上に述べたすべての特徴を備える電子子の製造が得られるものでないことを理解できる。図1の電子子は、第1発明の電子子の製造について図1を参照しながら説明する。図1の電子子は、トプトゲート構造を有するように構成された薄膜電界効果トランジスタ(IFT)である。

。

第1発明の電子子の製造について図1を参照しながら説明する。図1の電子子は、導電性ポリマーがリエチレンオキシドチャフエン／ボリスチロールフォネート(PEDOT (0.5重量-%セント) /PSS (0.5重量-%セント))からなる水溶液をインクジェット印刷することによって、清浄した7059ガラス基板1の

上にソースードライイン尾端2、3および電極と接觸バッド(表示せず)との間に内部接線を析出させる。インクの表面張力、粘度、および選択性に影響を与えたためにメノール、エタノール、インプロパンール、またはアセトンといった他の溶剤を添加してもよい。PEDOT/PSSはバイエル社のものが市販されている("Baytron P"として入手できる)。インクジェット(CJP)プリンタは正確なものである。これには精密二次元検査台および微細露台が付与されており、長い印字される複数のバーンを相互に位置合わせることも可能にしている。インクジェットプリント(CJP)ヘッドは電圧/電流により駆動される。1滴につき0.4 nL^gという典型的な面積合算の液滴を噴出するための透切な駆動条件は、バ尔斯圧さ20 V、立ち上がり時間10 μs、および立ち下り時間10 μsにより達成される。ガラス基板上に乾燥された後、液滴は典型的な直径50 μmおよび典型的な厚さ500 ÅのPEDOTのドットを形成する。

【0118】

ソースードライイン尾端のインクジェット印刷(CJP)は空気中で行われる。その後、サンブルは不活性氮気プローブガassistシステム内に輸送される。そして基板は、ボリュームポンプマーケーの場合の混合ケミカルレジン、後に活性半導電性樹脂の析出に使用される有機溶剤中にビンで保持される。基板はその後、不活性氮気系において200°Cで20分間アーモル、そして、スピンドルティングにより溶剤およびその他の揮発性物質を除去する。そして、スピンドルティングにより、厚さ0.010 Åの活性半導電性ポリマーの厚膜を析出させる。(reg foregular)がリ-3-ヘキサチオフェン(PHTD)などのさまざまな半導電性ポリマー、ザリ-9、9'-ジキオルボレン-ヨードチャオランジン(FBT2)などのポリフェオレンコポリマーが使用された。FBT2は、空気介在ゲート電極を折出しに良好な安定性を示すため好ましい選択である。無水混合シンレン(Ram)はより射入した)中のFBT2の5-10 mg/m²溶液を1500-2000 rpmでスピンドルティングする。PHTDの場合には、混合ケミカルの重量ベースント溶液を使用した。下にあるPEDOT電極はキシリソのような無活性有機溶剤別では溶解しない。そして膜は、インプロパンールまたはメタノールといった、後にゲート絶縁層5の析出に使用される溶剤中にスピンドル

【0119】

その後のアニーリング工程を行って半導電性ポリマーの複電極活性化を向上させることができ。高い温度で液体相を示すポリマーとするために、液体一結晶を多く高い温度でアニーリングすることによってポリマー鎖の向きを互いに平行なものとすることができる。PBT2が液体一結晶層からの流れによってガラス状態で調製されているトランジスタ素子は、約 $5 \cdot 10^{-1} \text{ cm}^2/\text{Vs}$ の移動度を示す。この値は、スピinnしている状態のPBT2素子を備える素子で測定した場合の移動度より大きめ以上である。折出されたままの素子もまた、より高いターンオン電圧 V_{th} を示す。これは、部分的に熱高化しているが折出したままの相と比較して、ガラス相の典型的な電子トランジット状態の密度が他のためである。

【0120】

ポリマーがトランジスタチャネルと平行に一輪整列されている单ードメイントン状態でポリマーを調製すると、典型的には3~5倍のより移動度を得ることがができる。機械的ラビングされたポリミド層(図1 (b))の参照番号(9)などの過剰的なライメント層によつてガラス層板をコーティングするによつて形成することができる。单ードメイントン状態では、ポリマー層は下に存在するポリミド層のラビング面と一輪に平行に配置されている。これにより、TFTチャネルが強の差別方向に平行となっている素子において電荷キャリア移動度がさらになら改善される。このよくなプロセスは、出版中のわれわれの美国特許公報第9914499.1号により詳細に記載されている。

【0121】

半導電性層を析出したあと、下に存在する半導電性ポリマーが溶解しない極性溶剤からのがリヨウキシスチレン(ポリビニルフルノール(PVF))と呼ばれている。この溶液をスピンドルコントローラーでゲート電極層を析出する

る。溶液の好みの選択としてはメタノール、2-ブロバノールまたはブタノールのようなアルコールがあげられ、これらにおいてはPBT2のよくな非極性ポリマーの溶解性が例外的に低い懸念しない。ゲート電極層の厚さは3.00 nm (溶解度は3.0 mg/m³)から1.3 μm (溶解度は0.0 mg/g/m³)の間にあり。水中のポリビニカルコール(PVA)、ブチルアセテート中のポリメタクリレート(PMA)、またはブロビレンクリコールメチルエーテルアセトといった溶解度の要件を満たす他の溶解性ポリマーおよび溶剤を使用してもよい。

【0122】

次にゲート電極6をゲート電極層上に析出させる。ゲート電極層はゲート電極層上に直接析出してもよく(図1 (c))を参照のこと)、または、表面改質、被覆ハリヤまたは溶剤との相容性などの理由により、1つ以上の中间層を介在させててもよい(図1 (a) および (b) を参照のこと)。

【0123】

図1 (c) のようなくなり要素を形成するためには、PEDOT/PSSゲート6をPVP溶液層5の上に直接プリントしてもよい。基板は空気中でインクジェット印刷(CJIP)スチーフ上に露置され、再びここでPEDOT/PSSゲート電極ハーネンが使用される。下に存在するPVPゲート電極層は、PEDOT/PSSゲート電極のプリント中に導電性の完全性が保護されるよう水中で低い溶解度を有する。PVPは電極比ドキシル基の濃度が大きいが、超非極性ポリスチレン類の電極を有するためその水中溶解度は低い。同時に、PMMMA水が溶解しない。図2は、PBT2導電性層、PVPゲート電極層、およびインクジェット印刷(CJIP)されたPEDOT/PSSソース-ドレインおよびゲート電極層のインクジェット印刷(CJP)IFTの伝導特性を示す。素子特性は電界開闊度中にて測定する。一連の測定をそれぞれ上昇する(上向きの三角形)および下降する(下向きの三角形)ゲート電圧によつてそれそれ示す。青帯は、PEDOT/PSS/GaN/Crの構成したてのバッテ(2)および1年経った古いバッテ(1)から構成した素子に関するものである。トランジスタの活動はつきと見て取れるが、素子は正のしきい電圧(V_t)>1.0 Vをともなつ特異な電荷キャリア運動を示す一方、折出金ソース-ドラインおよび

ポート電極を構成して示された比吸光素子はオフ拳動を示すことわかった。
 (a) PEOの「いい」バッファから導き出された素子においては(図2(b)
 $\tau_s < 0$)、PEOの「いい」バッファから導き出された素子においては(図2(b)
 リン酸塩溶液のこと)、大きなくびれ性イオン
 滤過装置の濃度が低いことによる(下を参照のこと)。大きな空気状態 ($V_s = +$
 $0.20 V$ と $-0.20 V$ でスイープ開始すると、トランジスタは $V_s = 0$ と $+0.20 V$ 上向きの三
 方形では、下向きの三方形では)、逆スイッチング(下向きの三方形)では、
 オン状態となる。しかし、トランジスタは $V_s = +0.35$ でしかオフが保たらない。

10

無限した基板上にゲート電極を析出することによって、しきい値電圧の値を制御することができる。およびヒステリシスの量を減少させることができることがわかった。これにより基板上の発光時間帯が短縮される。図3(b)はゲート電極の析出位置が5 °Cで加熱されたFT-CCFLの適時性を示している。室温でのゲート析出した場合と比較してセタリシス燃焼が非常に小さく(図3 b)、 $V_{th} = 6 \text{ V}$ という比較的小さい正の値であることがわかる。折出温度を制御することによって、しきい値電圧を $V_{th} = 1 - 20 \text{ V}$ の範囲で調節することができる。

図1(c)のようだ、PUP層に直接析出されたゲート電極を備える素子は空乏型(capture depletion type)である。この通常オノ上動作は、簡潔な空乏負荷論理インバーバー(圖1(d))のようだと思われるが、現段階では未だである(圖1.4(3)).

100

エンハンスメント型窓枠FTFを製造するためには、抵抗層膜を組み込むことによってゲートの折出中の半導体物質のドーピングを防止することができる。図1(a)および(b)の電子においては、導電性ポリマーゲート電極を折出した後に非導電性ゲートの導管がPPVゲート電極層の上に折出されている。このPPVゲート電極層は半導体性PPV導管を通過してイオン性物質が供給することを妨げず導電性層は、膜を通過するオシの導電性および吸収性を考えられている。PPVは、膜を通して働くことと考えられている。PPVは、膜を通して働くことと考えられている。PPVは、膜を通して働くことと考えられている。

[01281]

水中の接着剤濃度から非極性界面層¹⁾またはPHMAのような中間層がマー上に形成され、PEDOT/PSFへの直接のプリントイングには、湿度性および不十分で接着角度が大きくなり、接着強度が下がる。これに対応するために、表面改質層を非極性界面層から形成することがわかった。これため問題があることがわかった。

に相補する傾向がある。その他、非極性官能基を極やかなO₂、アラスマに相補することにより表面を親水性にすることも可能である。TFT素子性能を損なうことのない適切なラズマ発生量は、5.0 Wの強度の1.3、5 MHzのO₂、アラスマに12秒間露光することである。

[0 1 2 9]

アルコールを含むする配列（イソプロパノール、メタノールなど）のように水よりも極性的低い溶媒からゲート電極がアブリントされる場合は、非極性低吸収率の上面改質層は必要でない。

[0 1 3 0]

層シングルの完全性は、極性および非極性高周波からポリマー一枚を交互に析出することに依存する。第2の層の所に出用される前駆物の第1の層の溶解度は体積割りより1.1重量バーセント未満であることが望ましく、鮮しまくは体積割り0.1重量バーセント未満である。

[0 1 3 1]

溶剤の溶解性の基本は、極性の強度を定量化できるヒルデランド溶解度パラメータを用いて定量化できる（D.W. van Krevelen, *Properties of polymers, Elsevier, Amsterdam (1990)*）。それぞれのポリマー（溶剤）の溶解度半値は3つの特性（ラメータ）より、より、もしくはによって記載される。これらのラメータは分散相互作用、極性、および後づけのポリマー（溶液）分子間に水素結合相互作用を特徴づけている。これらのラメータの値は、ポリマーの異なる官能基からの寄与（contributions）を及すことによって分子構造がわかれば計算できる。これらはもとつとも一般的なポリマーによって算出することができる。しばしばδ₁とδ₂を組み合わせてδ₁₂ = δ₁² + δ₂²とすることができる。

[0 1 3 2]

混合の自由エネルギーは $\Delta G = \Delta H - T \cdot \Delta S$ によって示される。この式においてS₁ > 0は混合エントロピーであり、ΔH = V · δ₁ · δ₂ · (δ₁² - δ₁²)^{1/2} + (δ₂² - δ₂²)^{1/2}である（V：体積；δ₁、δ₂：混合物中のポリマー（P）／溶剤（S）の体積分率）。この式により、ポリマー（P）は△H₁の値が小さいほど、すなわち、D = ((δ₁² - δ₁²)^{1/2} + (δ₂² - δ₂²)^{1/2})

より大きいほど、溶剤（S）により溶けやすくなることが期待される。なお、その結果として、もし相互作用パラメータDが他のより小さいと、ポリマーは溶解する。もしDが5 ~ 10の間であれば、しばしば溶解が緩慢される。もしDが10より大きいと、ポリマーは実質的に溶剤に溶解せず懸濁も発生しない。

溶液加工したTFT素子において十分に急界面を得るためには、従って、それはポリマー層および次の層の溶解度Dが約1.0より大きいことが望ましい。このことは、半導電性ポリマーおよびゲート誘電体の溶解において特に重要である。FBTおよびイソプロパノール（アルセテート）の場合、われわれはDを約1.6 (1.2)と見積める。

[0 1 3 3]

いくつかの要素構成について、全体の多層構造は、主に極性基を含有し水のようなく離解性の溶剤に溶解するポリマーと、極性基をわずかに含有しないまたは全く含まずデキシルのような非極性溶剤に溶解するポリマーと順々に交互に重ねるによって構成できる。この場合、ポリマー層および次の層の溶解度Dは異なるため組合せパラメータDは大きなものとなる。例としては、PEO/PSSなどの非選択性電荷層、PBZなどの非選択性半導電性層、水溶媒から折りたたみポリビニルアルコールなどの高極性ゲード・ト透過程層、およびPEDOT/PSSアーティカルなどの可溶する橈膜層、最も働くTFTの非選択性遮断層、およびPEDOT/PSSゲード・ト層の所出を電源を備えるトランジスタ素子があげられる。

[0 1 3 4]

しかしながら、第1の透電体層によって分離された非選択性半導電性層および高極性電荷層を備えることはしばしば便利である。この一連の層はまた、高極性および非極性ポリマー層の間に接続された中間層性層から所出された中間層性ポリマーは、極性および選択性の両方を含有し、高極性層には実質的に溶解しないポリマーである。これに類似して、中間層性層は極性および非極性の両方を含むが、非極性ポリマー層には実質的に溶解する。溶解度パラメータの値からみると、中間層性層は溶解度パラメータである。下に存在するポリマーの値は大きく異なるもののして定義できる。この場合、たとえ溶剤の極性前半部「ラメータ」（δ₁、

が下に存在するポリマー層と似通っていたとしても、断面が似通できる（大きさ）。中間性ポリマーは二ロキシル基といった特徴的官能基を有し得。この官能基により中間性ポリマーはポリマーの官能基を引きつける官能基を含むする溶液中に可溶となる。このような引きつけ作用は水素結合相互作用であり得る。ポリマーのこのような機能は、中間性ポリマーへのその溶解度を高め極性溶媒へのその溶解度を低とするために利用できる。中間性ポリマーの例としては、非極性半導電性電荷とPEO/TPSSゲート電極との間に供給されたPVPゲート電荷が得られる（図1c）。中間性溶剤の例としては、IPAOのようなアルキルアルコールが得られる（ $\phi = 8$: FBT2, $\phi = 0$ ）。

[0135]

図4は、図1(a)に示されるようなPVPゲート電極層、PB試験型層、およびFNP表面改質層を備える手がポリマーのFBT2インクジェット印刷（IDPFIT）の出力（a）および伝送（b）特性を示している（ $L = 50 \mu\text{m}$ ）。素子は $V_s = 0$ Vのトーションをともなく、きれいではほぼ理想的な値トランジスタ動作を示している。上向き（上向きの三角形）および下向き（下向きの三角形）電圧スイッチ側のしきい値電圧シフトは $\pm 1 \text{ V}$ である。素子特性は、ゴールドソースードレード電極を備えた半導電性酸素界面条件下で得られた標準的な素子と非常に似通っている。電界効率移動度は約 $0.005 \sim 0.1 \text{ cm}^2/\text{V s}$ であり、 $V_s = 0$ と -60 V の間で測定されたオシログラフ電流比は約 $1.0 \sim 1.0$ のオーダーである。

[0136]

素子は、FB、TPB（図5(a)は伝達特性）、PS（図5(b)は伝達特性）、およびFBT2のような広範囲の非極性表面改質層を備えて製造された。それぞれの場合において、きれいな通過オシロ並み、小さなヒステリシス効果およびしきい値電圧シフトが観察された。これらは、ゴールドソースードレード電極を備えた比較用素子とは同じで、このことは、非極性ポリマーをゲート電極の下に構成することにより、ゲート電極層の蓄積分析中および出発時にイオン性不純物が放出することが妨げるとする了解釈をサポートする。この原因により、再現性のよいTFIしきい値電圧および良好な操作安定性を得ることができた。

[0137]

抵抗型を備える常温オシロ子は上述の空乏型素子よりも好ましい。なぜなら、前者はより長期に亘るしきい値電圧安定性およびより長い寿命を持つ期待できることからである。

[0138]

半導電性層については、 $10^{-1} \text{ cm}^2/\text{V s}$ を超える、好ましくは $10^{-1} \text{ cm}^2/\text{V s}$ を越える適切な電界効率移動度を示す共役ポリマーまたはオリゴマー材料を効率できるものであればどのような溶液を使用してもよい。適切な材料は、例えばH.E. Katz, J. Meyer, Chem. 7, 369(1997)またはZ. Bao, Advanced Mater. 13, 227(2000)を参照のこと。

[0139]

良好な安定性および高オシロオフ電流比を有するプリントされたTFIを製造するための重要な条件の一つとして、加工工程およびプリント工程中において、大気中および水中の露素による酸化しないドーピングに対する半導電性物質の良好な安定性が挙げられる。プリントTFIは活性半導電性層として、混合カゼリン溶液から析出されるFBT2（はの写真を参照のこと）または（regioregular）PBTと、いつでもらせる範囲の半導電性ポリマーを採用して製造してきた。不活性半導電性で試験素子構造において開発されたPBT-TEFT-TFTの場合、 0.5 kPa から $0.1 \text{ cm}^2/\text{V s}$ という電界効率移動度はFBT2の場合よりもやや高い。しかしながら、（regioregular）PBTは露素および/または水によるドーピングに対して不安定であり、その結果空気中ににおけるプリント工程中に露電物質が上昇しオン-オフ電流が悪くなる。このことは、PBTのイオノ化がボンチャルガルト $\phi = 9.6 \text{ V}$ と比較的低いことに関連している。PBTについては $\phi = 1.0$ という高オシロオフ電流比が立証されたが、これを達成するには析出後にヒーター乾燥にさらすなどの過度ドーピング工程を行う必要がある（H. Stirlinghaus, et al., Advances in Solid State Physics 39, 101 (1999)）。しかしながら、上位のインクジェット印刷（CJP）TFIについてはこの過度の加工工程を行うことはできない、なぜならこれをを行うとPOI電極もドーピングすることになるためこれらの導電性を著しく低下してしまうからである。従って、高電流スルーチング比を達成する

ためには、酸または水による電離しないドーピングに対する良好な安定性を持つポリマー半導体を使用することが重要である。

[0 4 0]

良好な導電安定性および高い移動度を達成するために好ましい選択的材料は、通常の序列には並んだAおよびBブロックを有するA-B順列のブロックコポリマーである。選択的なブロックとしては構造的に良好に改善された、高いバンドギャップを有するはしてC型部(*metacitics*)である。これらはホモポリマーとしての5.5 eVよりも大きな高純度化ゲンチャルおよび良好な導電安定性を有する。選択的なAブロックの例としては、フルオラン誘導体(米国特許第5,777,070号)、インデンフロロオラン誘導体(S. Setayesh, *Macromolecules* 33, 2016(2000))、フェニレン基を有してはしてC型フェニレン誘導体(C. Grima et al., *Adv. Mat.* 7, 292(1995))が上げられる。電子伝送Bブロックの例としては、ベンゾアシアノール誘導体(米国特許5,777,070号)、フェニレン誘導体、ナフタレン基ナラカルボキシリジド誘導体(H.E. Kars et al., *Nature* 404, 478(2000))、およびC型化オフエン誘導体があげられる。

[0 4 3]

端部固路を高活性化させるために、トランジスタのチャネル長さし、ソース/ドレインとゲートdとの間のオーバーラップができるだけ小さく、すなわち典型的に長さ μ mでなければならぬ。もっとも重要な方法は以下である。これはなぜなら、トランジスタ回路の作動速度はし、には比例するからである。このことは移動度が比較的低い半導電性について特に重要である。

[0 4 4]

このような高解像度バーチャーニングは、現行のインクジェットプリント技術では達成することができない。現行のインクジェットプリント技術は、最新のインクジェット印刷(CIP)技術をもってしても1.0~2.0 μ mの特徴寸法に限定されている(図6)。もしより高速の作動およびより密集した特性パッケンダを必要とするなら、より精密な特徴寸法を可能とする技術を採用しなければならない。

[0 4 4 1]

その他の適切な正孔伝送ポリマーとしては、アルコキシミドはアツ素化側鎖を持つオフエンなどの、イオン化ゲンチャルが5.5 eVより大きいポリオフエン誘導体のホモポリマーがある(R.D. McCallough, *Advanced Materials* 10, 93(1998))。

[0 4 4 2]

正孔伝送導電性ポリマーの代わりに、可溶性電子伝送材料もまた使用できる。これらの材料は、離散化などの複雰雑系不純物がキャリアドップとして働くことを防ぐために、3.5 eVより大きく、好ましくは3.5 eVより大

きいという高い電子親和率を必要とする。適切な材料としては、溶液浴露プロセス用電子伝送小分子半導体(G. E. Katz, et al., *Nature* 404, 478(2000))および電子空乏フッ素化側鎖を有するポリオフエン誘導体があげられる。構造的に定義され、5.5 eVよりも大きな高純度化ゲンチャルを有する。

持つはC型Aブロック、およびポリマーの電子親和率を3.5 eV、好ましくは3.5 eVよりも高い値に高い電子伝送Bブロックを有するA-B順列ブロックコポリマーもまた適している。A-B順列の例としてはオフオレン誘導体(木田第5,777,070号)、インデンフルオレン誘導体(S. Setayesh, *Macromolecules* 33, 2016(2000))、フェニレン基を有してはしてC型フェニレン誘導体(C. Grima et al., *Adv. Mat.* 7, 292(1995))が上げられる。電子伝送Bブロックの例としては、ベンゾアシアノール誘導体(米国特許5,777,070号)、フェニレン誘導体、ナフタレン基ナラカルボキシリジド誘導体(H.E. Kars et al., *Nature* 404, 478(2000))、およびC型化オフエン誘導体があげられる。

端部固路を高活性化させるために、トランジスタのチャネル長さし、ソース/ドレインとゲートdとの間のオーバーラップができるだけ小さく、すなわち典型的に長さ μ mでなければならぬ。もっとも重要な方法は以下である。これはなぜなら、トランジスタ回路の作動速度はし、には比例するからである。このことは移動度が比較的低い半導電性について特に重要である。

このように高解像度バーチャーニングは、現行のインクジェットプリント技術では達成することができない。現行のインクジェットプリント技術は、最新のインクジェット印刷(CIP)技術をもってしても1.0~2.0 μ mの特徴寸法に限定されている(図6)。もしより高速の作動およびより密集した特性パッケンダを必要とするなら、より精密な特徴寸法を可能とする技術を採用しなければならない。以下述べる技術は、インク表面相互作用を利用してインクジェット技術を基板表面に閉じ込めるものである。この技術は、既存のインクジェット印刷で達成できるかチャネル長さよりもはるかに小さいチャネル長さを達成するために利用することができる。

【0145】

この開じ込め技術は、基板上に析出される材料を精密な形状で析出することを可能にするために利用することができる。基板の表面をそのまま形状に、その選択された部分において析出される材料が出発的引きつけられまた变形のはじかれるようになるために処理する。例えば、基板を前バーンニンクしてある領域を部分的に露出させ、その後他の領域を部分的に露出性てもよい。高い解像度および/または精密な位置合わせにより行われる前バーンニンク工程により、その後の析出と正確に定義することができます。

【0146】

前バーンニンクの実施例の1つを図7に示す。図7は図1（c）に示す型の電子装置を示すものであるが、とくにチャネル長さの精密化となっている。図1（c）と同じ構造要素は同じ参考番号となっている。図7（a）は前バーンニンクされた基板の製造方法を示している。図7（b）は前バーンニンクされた基板への印跡およびインク槽に込みを示している。

【0147】

ソースードライン電極2、3を析出する前に、薄膜ポリイミド膜10を断部シート1上に形成する。このポリイミド膜は最後にバーンニンクされ、ソースードライン電極が形成される。この除去工程は、精密な特微を形成または維持せらるるためには不可能とするためにフォトリソグラフィー工程によることで行うことができる。このようなプロセスの一部として、ポリイミドをフォトオレジスト1の層で覆う。フォトオレジストはフォトワーリンググライマーによつてバーンニンクすることで、ポリイミドを除去するべき場所からフォトオレジストを除去することができる。次に、フォトオレジストが耐性を示すプロセスによってポリイミドを除去する。そしてフォトオレジストを除去することと正線上にバーンニンクされたポリイミドを残すことができる。ポリイミドを除去の理由は、それが比較的柔軟性である反面、ガラス転移が比較的硬性であるからである。次の工程で、ソースードライン電極を形成するためのPEDOT/PSSをインクジェット印刷によって導電性基板鋼版11.2上に析出する。インクの浴槽がガラス基板鋼版上に広がつて導電性ポリイミド鋼版11.0に行き当たると、インクははじかれるため

【0148】

この箇に記述の通り、インクは導電性表面鋼版上だけに析出され、ギャップが小さくトランジスタチャネル長さが10μm未満の高解像度パターンを定義することができる（図7（b））。

【0149】

ポリイミドを除去できる、またはポリイミドの除去後には比較的効率を高めたために採用することできるプロセスの一例を、図7（a）に示す。ポリイミド層10およびフォトオレジスト11は酸素 plasma により薄膜（50.0 Å）ボリイミド層厚膜（1.5 μm）フォトオレジスト層よりも早く溶解する。ソースードライン電極の露光された端のガラス表面1.2をエッチングする。ソースードライン電極を溶解する前にO₂ plasma により層を高めることによって非常に酸素を増す。ポリイミドの表面をフォトオレジストによって保護し導電性のままとする点に留意するべきである。

【0150】

必要に応じて、ポリイミドの表面をさらにCF₄/プラズマに露光することによつてより導電性を高めることもできる。CF₄/プラズマはボリイミド表面をアツ素化するが、銀ガラスの基板とは相互作用しない。このようならざるボリイミド表面はフォトオレジストを除去する前に行うことができる。この場合には、ボリイミドバーン1.0の側面のカブフ化される。またはジストを除去したあとに行ふこともできる。

【0151】

O₂ plasma表面積70.9ガラス上の水中におけるPEDOT/PSSの接觸角度は、ポリイミド表面の接觸角度が90°±70°～80°であるのに比較してθ₁₁₁₁=2°である。フォトオレジスト11.0上の水中におけるPEDOT/PSSの接觸角度は12°である。

【0152】

上で述べたようにPEDOT/PSSが水浴槽から前バーンニンクされたボリイミド層上に析出される場合、たとえチャンネル長さが数μmでしかなくともPEDOT/

導電性表面鋼版に液り込むことが防止される。

PSIインクはソースードライエン電極領域に閉じ込められる(図7(b))。

【0153】

インク溶液を容易に閉じ込めるために、インク溶液の運動エネルギーはできるだけ小さく維持する。溶液の大きさが大きいほど運動エネルギーが大きくなり、そしてかがついていく溶液が液体性質から構造を「無視」して接触する親水領域にあふれ出る可能性が大きくなる。

【0154】

好ましくはインク浴槽1-3の折出は、浴槽の中心とボリイミド導管との間の距離 d で親水性基板領域1-2上に行われる。一方で、 d は十分に小さく、広がるインクは浴槽に到達してPEOD印頭がボリイミド導管界にまで全滅に亘って延びるようにならなければならない。一方で、 d は十分に大きく、急速に広がるインクが導水性表面領域に「あふれ」出ないようにならなければならない。このことにより、TETチャネルを流經しているボリイミド導管1-1上にPEODが析出される危険が増加し、ソースおよびドライエン電極の熱遮蔽が発生する場合がある。固体含有量が0.1%のPEOD浴槽を0.1ラテックス上に、2つの連続する浴槽の間の横方向ピッチを1.2、5 μmとして析出する場合は、d ≈ 3~4 μmといつて置換してよいことがわかった。この強度は表面面上の遮蔽性ならびに析出ビックの、すなわちその後析出される浴槽の間の横方向距離、浴槽が形成する頻度、および浴槽の電極時間に左右される。

【0155】

トランジスタのチャンネル長さを変更するための融水性樹脂層は層2の機能を提供してもよい。この層は、後にトランジスタのチャネル半導電性ボリマーを析出する層の位置合わせテンプレートとして利用できる。ボリミド層1-0を機械的にラミングまたはフォトアライメントし、次いで、液体・精晶半導電性ポリマー4のホールドメインアライメントを接合するためのアライメント層とし利用することができる(図1(b))。

【0156】

ゲート電極6も、ゲート電極が析出される浴槽を引き寄せおよびはく離面領域を提供するゲート絶縁層5上に形成されたトランジスタ層1-1によって、同

じように固定することができる。バターンニングされた層6はソースードライエンバターンに対して位置合わせすることにより、ソースードライエンおよびゲート電極の重複領域を最小にできる(図7(c))。

【0157】

ボリミド以外の物質は導電パターン化層として使用することができる。ボリミド以外の他の導電性物質バターン化技術も使用することができます。ボリミド層1法によって析出された液状インクを限定している。図8はボリミド1-0の薄片を含む導電性基板試験装置を示し、この薄片は横断的に導水性によるように上述したように処理され、また電ガラス基板1-2の大きい領域は相対的に導水性になるようにして析出されたインクおよびドライエン電極となるPEOD物質は、薄片1-0に接近するインク2および3の一遇の浴槽ランディングからなるインクジェットプリントによって析出される。インクジェット物質が弱いコントラストを示しているが、析出物質の端面2および3の不整に見える箇所に見え、この新出物質は薄片の厚み $= 5 \mu m$ まで下り下げても薄片1-0によって限界される。

【0158】

図8はボリミド薄片1-0の近傍におけるインクジェット析出プロセスの写真である。この映像は透明基板の下方に取り付けられたストロボカメラで撮影されたものである。ボリミド・バターン1-0のエッジは白線として見ることができる。インクの浴槽2-1は、インクジェット・ヘッド2-0のスルールから放出され、またボリミド薄片1-0から距離だけ離れたその中央に析出する。このような膜は、薄片バターン1-0に対するインクジェット析出の強度局部アライメントに使用することができ、またバターン膜を使用して局部アライメント・プロセッサーを自動化するのに使われる(以下を参照)。

【0159】

図9および1-1は、図7(c)に示されたように形成された出力特性および伝送特性をともに、上述した塗装溶剂處理によって規定されたそれぞれ2.0 μmと7.0 μmのチャネル長さを有している。いずれの場合においても、チャネル幅

Wは3mmである。図10（a）は2.0μm素子の出力特性を示している。図10（b）は7.0μm素子の出力特性を示している。図11（a）は2.0μm素子の伝送特性を示している。図11（b）は7.0μm素子の伝送特性を示している。7μm素子は小さいソースードライイン電圧で低電流と発光形態による限界出力コントラクタ属性を示す。逆チャネル・素子の移動度とON-OFF比の電流比は、上述した長チネル・素子のそれと類似している。すなわち、 $\mu = 0.05 - 0.01 \text{ cm}^2/\text{V s}$ であり、また $I_{\text{on}}/I_{\text{off}} = 1.0 \sim 1.0^4$ である。

[0160]

インクの選択は耐水性と親水性表面内の差の結果であり、また擦痕或形態の存在を必要としない。上述の実験例において、ポリミド・フィルムは極めて厚（500 Å）作ることができ、これは液中にあるインクジェット液滴のサイズよりもずっと大きい（数マクロメータ）。先づて、基板の前バターンを製作する別の技術は、バターン化自己集合分子層（SM）でガラス基板の面を機能化するようにして使用することができます。例えば、SMはトリフルオロプロピオルトリメトキシレンのような耐水性アルキルまたはフルオロ基あるいはアルコキシ基で覆っている。SMはシリカゲル、マスクを介して紫外線光（hν: 340 nm）で露光し、その後、UVアーバーバップ容量の供給となる。

[0161]

基板の表面バターン化は、TFTの層の析出前に実行される事前のバターン化のようならずした処理流れと容易に共用できる。従って、広範囲のバターン化およびプリント技術が使用でき、活性ポリマー層の低下の危険性なしで複数段階バターンを発生することができる。

[0162]

同様の技術が、ゲート電極の析出前にゲート電極層の面ないし表面特正層を事前のバターンするのに適用でき、小さな重なり空間を遮断する。図7（c）に示したように、ゲート電極6はバターン層14によって規定される。この層の事前にバターン化された表面バターンは、TFTおよびその説明されたピアホール製造工程に基づいた高速輪廻路を駆動することができる。

[0164]

底エリアに亘るトランジスタ回路を整備するための決定的な条件の一つは、基板上のバターンに関する所の台座とアライメントである。適切な整合の達成は、底エリアに亘つてやがれを呈する可撓性基板において特に困難である。遂にバターン化工程間で、基板をぬがんでおれば、フットリグラフ工程中の次のマスク・レベルは、もはや下層のバターンとオーバーラップしない。ここで開発された高解像度インクジェット・プリント基板は、可撓性（ラバチック）基板においてさえも広いエリニアに亘つて正確な整合を達成するのに適している。なぜなら、インクジェットヘッドの位置が基板上のバターンに間に沿して局部的に

調査することができるからである(図9)。この局部的アライメント工程は、アーバック機器と併合して、イクリジェット・ヘッドの位置を修正する図9の技術のバーションのような検査を使用するバターン認識技術を使用して自動的に可能である。

[0165]

上述したタイプの素子を使用する多層トランジスタ集積回路を形成するために、ピアホールを形成して素子の厚みを通じて直接内部接続されることが望ましい。これはこの段の回路が特にコンパクトに形成されることによるからである。このような内部接続を形成する一つの方法は、次に説明するような溶解法ビアホールを使用するものである。この方法は上述したTFTの溶解処理層がまったく不溶性材料で構成されないという実験の利点を有する。これが溶剤の局部派出所によるピアホールの開口を許容する。

[0166]

溶剤形成ピアホールを形成するために(図12(a))、溝切な削り29の一端量が、層の局部面上に局部的に所出され、ここにピアホールが形成される。溶剤はホールの形成される下層を溶解することのできるものが選択される。ピアホールが形成されるまで、溶剤は垂直方向によつて層に浸透する。溶解物質がピアホールの周縁部上に所出される。溶解のタイプはほどびそれを溶出する方法について、溶剤の適用によって選択される。しかし、4つの好みしい觀点では：1)、溶剤および処理条件は、溶剤蒸発されかねでなければ常に除去されることであり、これによつて能く溶剤を溶解することなく、かつ素子を過度に、または正確に溶解しないものである；

2)、溶剤がTFTのようを選択された梶によって所出され、これによつて梶の正確に選択された量が基板上の所要箇所に正確に適用できる；および

3. ピアホールの直径が溶剤溶解の支障能力と基板を温らす溶解の能力に影響を受けることおよび

4. 沸別は、電気的接続が行われる下層を溶解しない。

[0167]

図12(a)は、図1(c)に示した一般的なタイプの部分的に形成されたト

ランジスタ・素子上のメタノール溶剤(液体たり20 mlを含む)液体29の分析出を示す。図12(a)の部分的な素子は、1.3 μm厚のPPG絶縁層28、FET 2半導電性層27、PDDT電極層26およびガラス基板25を含んでいる。本間ににおいて、純粋PPG層を貫通するピアホールを形成することが望ましい。メタノールはPPGを容易に溶解させる能力のために、すなわち、純く反応工程を妨げないよう容易に蒸発し、さらにPPGに対する溶解性を有するために溶剤として選択される。本例においてピアホールを形成するために、インシジット(ILD)プリントヘッドは、ピアホールを形成したい基板上の位置に移動させることによって、必要な数の適切なサイズのメタノール溶液滴が、ピアホールが完成されるまで、インシジフェット(ILD)プリントヘッドから滴下される。連続する溶液層の周期は、メタノールが素子の層を溶解する比延べ一致するかのように選択される。各溶液は、次の溶液が析出される前に完全に、あるいはほぼ完全に蒸発されるのが望ましい。ピアホールは全部の無電性半導電性層に到達したときに、エンジニアリング工程が停止され下降層が形成されなければならない。インシジット(ILD)プリントヘッドまたはアクトンのよしな他の溶剤も使用することもができる。高い光程量を達成するために、單一の表面溶液の析出によってピアホールを完成することが望ましい。3.0 nm厚のフィルムと、3.0 μmの容積および0.5 μmの直径を有する溶液に対して、これを測定するには容積当たり2重量%より高い割合で層の溶解性を必要とする。单一の溶液を伴うピアホールの形成を必要とする場合は、より高い沸点がさらになれる。PPGの場合において、2.25 μJの熱エネルギー1.2ジメチル-2-ヒミダゾリジオニン(DMD)を使用することができる。

[0168]

図12(b)は、ピアホールの位置にシーケンスでメタノールの溶液を滴下する結果を示す。右側のバトルは、1.3および1.0個の溶液を滴下した後の素子の電像鏡写真を示す。左側のバトルは、形成されたピアホールを横切る同じ素子の電像鏡写真を示す。左側のバトルは、形成されたピアホールの創設結果を示す。(ピアホールのデクタック(Dek-tak)面プロファイル創設結果)で示す。(ピアホールの位置は、横して各バトル中位置「IV」で示す)。乾燥が同時に連続して下されると、クレータがPPGフィルムに開けられる。このクレータの深さはは満足す

る液滴の作用に伴って大きくなり、また約6個の液滴の後、下にあるFBT層の表面が覆われた。溶解されたPVA物質がピアホールの層部で層W内に析出された。ピアホールの直径は、液滴のサイズによって制限された50 μm程度である。このサイズは論理回路および大きな面積のディスプレイのよどみ多數の適用例に適している。

【0169】

ピアホールの直径は、インクジェット液滴の液滴のサイズによって決定される。ホールの直径は、液滴の直徑に正比例して解釈された(図12を参照)。隔壁の外径は常に液滴のサイズと直徧によって決定され、また溶解されたピアホールの厚みと等閑である。高密度液滴ディスプレイのようなくらいのホールが必要とされる適用例の場合、より小さな液滴サイズが使用される場合においてさえ、あるいは基板表面が適切な技術によって事前バーナル化して干渉した表面の液滴を削除することができる。他の溶剤も使用できる。

【0170】

表面クロフィール測定結果から、ピアホールの形状が物質を溶解させ、またピアホールのエッジに運動させ、ホールは溶解が発生された後に残っていることが分かる。注意しなければならないのは、移動された物質は図12 (b) の右で示す。注意しなければならないのは、表面形状のXとYが異なる異なるスケールとなる図12 (b) をプロットしたものである(图12 (b)はμm単位で、YはA単位である)。

【0171】

ピアホール形状のメカニズム、すなわち物質の運動への移動は、液滴の含まれている液滴溶液のコンタクト・ライン(接触線)がビン留めされた場合に生じる周辺のコーチーム作用に似ていると考えられる。ビン留め作用は、例えば表面の光さまたは化学的不均質のために発生する。注意しなければならないのは、優れた溶剤の析出は常に表面中に表面張力を発生することである。溶剤が蒸発するときには、一重系流路が接触線近くで密閉端と開放されるために発生する。接触線近傍におけるより大きい半円凸(バルク)比耳のためにより多くの溶剤が接触線近くで蒸発する。典型的な初期乾燥速度に比較して大きく、明瞭

な液滴が液滴のエッジに遮断され、また前質の析出がリム近傍のみで発生し、乾かされた。溶解されたPVA物質がピアホールの層部で層W内に析出された。溶質の距離は、個體の形成されるよりも常に乾燥した空エリニアに亘ってゼリマードの好みしい均一な析出となる傾向にある。理論的干予測の場合は、毛細管流れの速度 $V(r)$ (r : 中心からの距離; R : 液滴の半径) は、 $(R-r)^{-\lambda}$ に比例し、ここに $\lambda = (\pi - 2\theta)/(\pi - 2\theta_0)$ である。従って、V が μ の増大に伴って増加すると、接觸角 θ_0 が小さくなる。従って、エッジにおける析出量はより早く発生すればほど、ますます接觸角度は小さくなる。

【0172】

従って、ピアホールの開口のために、重要なことは(a) 初期液滴の接觸角はビン留めされること、(b) 溶解されるべきピアマーの頂部上の液滴の接觸角度は十分小さいこと、および(c) 液滴の蒸発は、ボリマーラジカル数が無視できるくらい十分遅いことである。PVP上のTPの場合において、接觸角度は1.2°程度であり、また液滴な一般地に1 s未満の応答である。

【0173】

接觸角度が小さくなければほど、液滴内部の毛細管電流速度がますます速くなる。すなわち、開口の形成がますます確実になる。しかし、一方において、接觸角度が小さくなるほど、溶解性がますます大きくなる。従って、溶解された壁壁がもう少しの間持続する接觸角(アホル)を達成する最適な接觸角度が存在する。優れた溶剤に対するより大きい接觸角を達成するために、基板の表面が、例えば溶剤のより大きい互溶性を伴った自己集合單一層によつて処理されると、この自己集合單一層は、液滴の析出が小さいエリニアに限定されるためにバーナル化される。例えば親水性表面を提供するようにバーナル化される。

【0174】

ピアホールの深さおよびチャンク率は、滴下される溶剤の濃度、液滴が所出される順度、および基板を溶解する能力であると比較して溶剤の蒸発率の組合せによって調整することがができる。析出の発生させる導管および基板の温度は蒸発率に影響する。溶剤に対する不活性またはゆっくり溶解する物質の量が溶剂の濃度を制御するのに使用することができる。

【0175】

TFTの電極シーケンスが、交互にある極性層と無極性層から構成されているので、明確な深さエッチングを停止するよう前に前層および後層の組み合せを選択することも可能である。

【0176】

ビアホールを介して接線を実行するたまに、導電層がその上に析出され、これによつてビアホール内に延長され、またビアホールの下部で物質電気的接続がなされる。図13（a）は図12（a）に示したタイプの素子示が、上述したビアホールの形成後に、金属電極25の形成工程が含まれている。

【0177】

図13はカープ3.0で下部PDET電極25とカープ2で上部電極層2の頂部上に析出された導電層を9層で測定された電流・電圧特性を示す。ビアホールの直径は50 nmであった。比較するために、カープ3.1は、ビアホールが頂部電極と下部電極層とのオーバーラップ領域に配置されてない標準サンプルを示す。特性は、ビアホールを通ずる電流が、ビアホールの存在しないゲート絶縁部を通過する場合電流よりも数倍高い大きさであることをはつきり示している。ビアホールの漏電特性はPDET電極の導通性によって決定され、個々の抵抗値によって漏電特性を実現することができる。ビアホールの抵抗値によって漏電特性を実現するためには、アセトールの抵抗値Rと、のいた割合測定値がこれらの測定から導き出される。すなわち、 $R < 500 \text{ k}\Omega$ である。

【0178】

図12に示す上所述したビアホールを形成する方法は、並列パリなしに空乏層タイプの素子（図1（c）に示したよう）に対して、また、並列パリがビアホールの開口部に析出される素子に最適適用可能である。図14（a）は、ビアホールが形成され、かつゲート電極が並列パリ層に介在せずに析出された素子を示す。図14（b）は、ビアホールの形成後、並列パリがゲート電極6の所蔵層に形成された同様の素子を示す。この場合において、並列パリ層はビアホール抵抗Rと素子に対するために重ねた電極層送達性を呈することが必要である。最適な並列パリは図5（a）に示したようなTFTの薄層であ

る。

【0179】

均一な低い接触抵抗が必要となる場合、半導電性層がビアホールサイトでも露地される。これは並列パリが形成された後で実行されるのが好ましい。並列パリアと半導電性ポリマー4は、これらに対して優れた導電インクジェットプリント（CDP）方式によって局部的に溶解され、本例においてはキシリソである。半導電性物質および绝缘物質のために選択した溶剤を混合することにより、両層は同時に溶解される。ゲート電極の析出に続いてこれが行われる素子を図1（c）に示す。

【0180】

漏剝の混合物は、溶解されるべき層上の前剝混合物の接触角度を大きくすることによってビアホールの直徑を小さくするのに使用することできる。図14はビアホールの内部接続の形状、従つて、導電物質を所出してプリントする別の方法は、下部にある層基板を局部的に移すことができる物質を局部的に析出して、これを導電性にするものである。一例として、移動性ドーパントを含む溶剝溶液の局部的1D析出による層厚はいくつかの層に該当できる。これは図14（d）に示され、ここで引かれた3層ドーパントで処理されることによって導電性がされた物質を含んでいる。このドーパントはN_xN'-ジフェニル-N,N'-ビスピス（3-メチルジフェニル）-（1,1'-ビフェニール）-4,4'-ジアミンのようなトリアリルアミン（TDA）のような大きい共役分子である。

ドーパントは溶剝ケースとして加えられるのが好ましい。
【0181】
PPV誘電体層を含むビアホール形成の方法はTFTのゲート電極を、例えば図5に示したようなロジック・インターフェースのためには必要となるときに下部にある層内のソースまたはドレイン電極に接続するのに使用することができます。同時にビアホール接続はほとんどロジック・トランジスタ、通常に必要とされる。図16は図15（b）に示された二つの當時フ・トランジスタ・素子で形成されたエニハンスマントロードインターフェースの特性をプロットしたものである。

【0182】

PPV誘電体層を含むビアホール形成の方法はTFTのゲート電極を、例えば図5に示したようなロジック・インターフェースのためには必要となるときに下部にある層内のソースまたはドレイン電極に接続するのに使用することができます。同時にビアホール接続はほとんどロジック・トランジスタ、通常に必要とされる。図16は図15（b）に示された二つの當時フ・トランジスタ・素子で形成されたエニハンスマントロードインターフェースの特性をプロットしたものである。

ある。二つのトランジスタのためのチャネル幅に対するチャネル長さの比 (W/L) の異なる比率を有する二つのインバータを示す (プロット 3 は 3 : 1 の比、プロット 3.6 は 5 : 1 である)。出力電圧は、入力電圧 (V_I) からロジック・ロウ ($\approx 0 \text{ V}$) が最もまで変化する。インバータの利得、すなわち、特性の最大傾斜は 1 より大きく、これはリング・オフシャレータのようなより複雑な回路の製造を許容するための必要条件である。

【0183】

上記に記述されるようなアホーリス、さらには、異なる層における内部接続ライン間に電気絶縁を取けるのに使用されることができる。複雑な電路のためには、マトリクルス内部接続構造が必要とされている。これは、内部接続部 7.2 と、複雑な接続から析出される異なる断面層 7.0、7.1 とのシーケンスを配置することによって作られることができる (図 15 (d))。ビアホール 7.3 は、次に自動エックストップを備える内部接続ラインを用いて、上記に記述される方法で形成できることが可能である。

【0184】

適切な管状物の例は、円などの直線性ボリマー (7.0) や、ボリスチレンなどの直線性ボリマー (7.1) である。これらは、屈曲性および無屈曲性材料から別途作成されることが可能である。アカーボールは、基盤をつなぐ電線層がエッチング層を備えている間、それぞれの絶縁層のための良好な局部分出によって開かれることが可能である。

【0185】

上記に記述されるタイプの素子のために物質および所外プロセスを選択する際に、各層が、直接に基盤をつなぐを実現的に簡便しない層から析出される場合、大きな層が導かれることが可能であることを心に留めておくべきである。この方法で、連続する層が、前段階完結によって作られることが可能である。このような物質およびプロセスのステップの選択を標準化する 1 つの方法は、上記に記述される層シーケンスのために引示されたように、屈曲性および無屈曲性層から別の方法で 2 つ以上の層を析出しようと意図するものである。この方法において

て、直線性層、導電層、半導電性層、絕縁層などを含むする多種素子は、容易に形成されることが可能である。これにより、基礎をなす層の溶解および膨脹の問題を回避することが可能である。

【0186】

上記に記述される素子の構造、位置およびプロセスは、単なる例示である。それらは変更てもよいことは明らかである。

【0187】

図 14 に示されるトプグート構造と異なる他の素子の構造が使用されてもよい。端子構造は、図 17 に示されるクリスタンドームなどトゲード構造であり、それには、必要とされる場合、底板 (リニア 7.0 および表面更換 8 を組み込むこと) も可能である。図 17において、傾斜の部分は、図 1 と同じ倍率である。異なる層が連続した構造を析する他の素子構造も使用されることができる。トランジスタ以外の素子も、類似の方法で形成されることができる。

【0188】

PEDOT/PSS_n は、溶媒から析出されることは可能なあらゆる導電性ボリマーに置き換えられることができる。例としてはアリニンやカリブロールが挙げられる。とはいって、PEDOT/PSS_n のいくつかの物理的な特徴は、(a) 本質的に低屈曲率、(b) 真好い温度安定性および空気中における安定性による柔軟性、(c) 効率のよい正孔電離キャリアインジェクションを可能とするコヒーレント光吸収性ボリマーのキャラクタリゼーションによる。

【0189】

効率のよい電荷キャリアインジェクションは、特に、チャネル長さ < 10 μm を持するショートチャネルトランジスタ素子に極めて重要なである。このような素子において、ソースドレイバーフェルム効果は、小さなソースドレイバーアーの下にT字状を削除することがある (図 10 (b))。比較可能なチャネル長さのソースドレイバーフェルム効果は、(a) 真好い温度安定性および空気中の安定性、(b) 好き (c) 効率のよい正孔電離キャリアインジェクションを可能とするコヒーレント光吸収性ボリマーのキャラクタリゼーションによる。

合によるソース／ドレイン電極が、無機の電極物質より好ましいということを示している。

【0190】

水溶液(Glyciron P)から射出されるPDDT/PSの導電率は、およそ0.1~1 S/cmである。最大1.0 S/cmの高い導電率は、低級の銀触媒(イソプロパノールとN-メチル-2-ヒドロキシン(NMP)とを含むBayer CPV 107)を含有する組成で得られることが可能である。後者の場合、組成の各部組成割合が海王星ケーブルの溶解度必要条件と最終形状あることに注意を払う必要がある。一様に高い導電率を必要とする適用には、液体中の金属無機粒子のヨロイドサスペンションなどの他の導電性ポリマー、あるいは、溶媒でプロセス化するのに適した導体が使用されることができる。

【0191】

ここに記載されるプロセスおよび電子子は、溶渣で処理したポリマーで作られる電子子は制限されるものではない。通常、あるいは、ディスプレイ電子子(下記を参照)用におけるTFTおよび/または内部構造部の導電性電極のいくつかは、例えばコロイド状サブエンシジョンのプリントイングによって、あるいは、事前バターン形成が電気メットキするこことは、すべてで射出されることで可能な無機導体から形成される。すべての層が、溶渣から射出されない電子子において、電子子の1つ以上のPDDT/PS部分は、空疎射出導体などの不溶性導電性物質と置き換えることができる。

【0192】

半導体層は、さらに、別の溶渣で先端するに溝した半導電物質に置き換えられることがある。可能性として、可逆化膜を有する小さな共役分子(C.R. Lakuridam, et al., J. Am. Chem. Soc., 120, 664(1998))、溶渣から自己集合される半導性有機-無機ハイブリッド物質(C.R. Kagan, et al., Science 265, 946(1999))、あるいは、CdSやCuなどの導体で射出した無機半導体(B.A. Ridley, et al., Science 286, 746(1999))が例として挙げられる。

【0193】

電極は、インクジェットプリントイングと異なる他のテクニクによってバターン形成されることができる。適切なテクニクとして、ソートリグラフ(Anant Chandra et al., Appl. Phys. Lett. 75, 1030(1999); S. Brittain et al., Physics World May 1998, p. 31)、スクリーンプリントイング(0.99,1039参考文献)、あるいは、メカ、あるいは、液性表面領域および親水性表面領域を有するパターン形成した基板の簡単なタイプコマッピングが挙げられる。インクジェットプリントイングは、特に、其抵抗でバターン形成する大きなエリアに、特に、フレキシブルなプラスチック基板に適していると考えられている。

【0194】

ガラスシートの代わりに、1つまたは複数の電子子は、Parlplexなどの別の基板質に、あるいは、ポリエチルスルホンなどのフレキシブルなプラスチック基板に射出されることができる。このような物質は、シート形式が好ましく、ザリマー物質であることが好ましく、そして、透明および/またはフレキシブルであるのがよい。

【0195】

電子および回路のすべての層およびコンポーネントは、溶渣処理およびプリントイングテクニクによらず射出され、かつ、バターン形成されることが好ましいが、半導体層などの1つ以上のコンポーネントは、さらに、空疎射出テクニックによって形成され、および/またはオトナトリグラフ(オーフィスによってバターン形成されてもよい)。

【0196】

上記に記載されるように作られるTFTなどの電子子は、1つ以上のこののような差子が互いにおよび/または他の電子子と一緒にされることで可能な複雑な回路である電子子の一部分である。通用の例として、論理回路およびブレイアあるいは電子子のためのアドミタリッシュ回路等がある。あるいは、エーザーはメモリ電子子のためのアドミタリッシュ回路等がある。基板上のすべてのトランジスタが、空乏タイプか、あるいは、累積タイプかのいずれ

【0197】

論理回路の基本コンポーネントは、図15に示されるインバータである。基板上のすべてのトランジスタが、空乏タイプか、あるいは、累積タイプかのいずれ

かである場合、3つの可能性が可能である。空乏負荷インバータ（図15（a））は、通常、（図1（c）および図3）である素子に通し、そして、エンハンスマスメーチャ負荷構造（図15（b））は、過負荷トランジスタ（図1（a）/b）および図4）に使用される。2つの構造は、それぞれ負荷トランジスタおよびそのソースのゲート電極とドレイン電極との間にピアホールを必要とする。別の構造は、抵抗負荷インバータ（図15（c））である。抵抗負荷インバータの素子は、負荷抵抗器のような負担を引き導電率の導くべく、狭いPEDOTダインをプリントイングすることによって作られることができる。PEDOTの導電率を減少することによって、例えば、PEDOTに対するPSOの耐久性を増加することによって、抵抗器ラインの長さは最小にされることが可能である。0.4のPEDOT/PEDOT+PSO重量比を有するEutylon P PEDOT/PSOの導電率は、析出されたフィルムで、およそ0.2 S/cmであると測定された。N₂雰囲気下で20分間2.80 mJ/m²で光浴することで、導電率は、2.57 mJ/m²に増加した。/PSOが光浴を施することによって、導電率は、マグニチュードだけ減少されることが明らかだ。0.4のPEDOT/（PEDOT+PSO）重量比では、1.0⁻¹ S/mの導電率が、2.80 mJ/m²でアニーリング後測定された。5.0 MΩの抵抗を有する抵抗器は、およそ6.0 μmの幅と5.0 μmの長さとを有するPEDOTのラインをインクジェットプリントイングすることによって作られた。

[0198]

開発された異なるインクジェットプリントイングコンボネント、すなわち、トランジスタ、ピアホール内部接続部、抵抗器、キャバシタ、マルチ層内部接続膜などは、直接プリントイングおよび溶液処理の組み合せによって一体化した電子回路を作るために一體化されることが可能である。インクジェットプリンティングは、橋方向パッケージングが必要とするすべての處理ステップに使用されることが可能である。上記に記述される簡単なインバータ回路は、一層複数の論理回路のための基礎単位である。

[0199]

上記に記述されるような溶液処理TFTは、適切な回路が図18（a）に示されている。溶液LCDディスプレイ、あるいは、溶液LCDは、過剰な回路が図18（b）に示さ

れている電気活動ディスプレイ（B. Cominsky et al., Nature 394, 253 (1998)）などのアクティブマトリックディスプレイ：および、発光ダイオードディスプレイ（B. Stirringhaus, et al., Science 280, 1741 (1998)）のピクセルインターフェンクションジスタとして；あるいは、ランダムアクセスメモリ（RAM）などのメモリ素子のアクティブマトリックアドレス指定エレメントとして使用されることができる。図18（a）および（b）では、トランジスタ1および/またはT2は、上記に記述されるようなトランジスタから形成されることができる。機能部4は、電源および電圧供給ハンドを有するディスプレイ、あるいは、メモリエレメントを表わしている。

[0200]

LCD、あるいは、電気活動ディスプレイの電極の電圧を制御するための可能な素子構造の例は、図19に示され、そこで、網状の部分は互1と同じ符号である。図19（a）および（b）では、トランジスタ1および/またはT2は、上記において（例えば、図7、図14および図17のように）、ゲート絶縁層は、図1（a）におけるように、並板パリおよび/または表面変更層を含むするマルチ層構造を含んでいる。

[0201]

図18を参照すると、TFTのソースおよびゲート電極2、3は、アクティベートトリクスのデータグライン4とアドレス指定ライント3とに接続され、それは長き全文にわたる選択電極を遮断するために、異なる導電物質から作られる。TFTのトランジスタ3は、さらに、ビクセル電極4-1でもよい。ビクセル電極は、図19におけるように異なる導電性物質から形成されることができる。電極キャリアインジェクションよりはむしろ電界の応用による電子子において、この電極4-1が、液晶シングルあるいは電気活動イクなどの直線コントクトディスプレイエлемент4-0にあることは必要とされない。この構造において、TFTおよび内部接続ライントによって占められるトータルビクセルエリアは、選択アヘッチャを遮断して、ディスプレイエлемент4-0とデータおよびアドレス接続ライント4-3、4-4の信号との間のボテンシャルクロストークを減少するため、小さく保持される必要がある。

[0202]

[0 2 0 9]

アクティブマトリックストランジスタ素子のための基板の構造は、制御されるピセルエレメントが、ディスプレイメントなく、例えば、ダイミックランダムアクセスメモリに用いられるように、キャバートあるいはダイオードなどのメモリエレメントである場合、使用されることも可能である。

[0 2 1 0]

導電性電極に加えて、TFTのいくつかの他の層は、さらに、スクリーンプリントするあるいはインクジェットプリント(CJP)などの直接プリント方法によつてドライバー層が形成されることがある。図21(a) (類似の部分は図1のようすに示されている)は、半導電性4およびゲート電極5との活性層1アンド電極アント sprechen されることができるのである。この場合、ビアホールは必要としないが、結局は、過剰なゲート電極バターン6の直後プリントによって行われることが可能である。アドレス指定ライン3あるいは内部接続ライン4がオーバーラップするエリアにおいて、誘電ポリマー4-6の薄いアーチアンダーパッドを用いた内部接続が、形成されている(図21(b))。

[0 2 1 1]

上記に記述されたように形成される複数の素子は、1つの基板に形成され、導電層によって内部接続されることがある。この素子は、シングルレベルか、あるいは、1つのレベル以上から形成されることがで、いくつかの素子は、他のトフラーの上に形成される。特に上記で説明されたような内部接続ストリップおよびビアホールを用いて、コンパクト回路配置が、形成される。

[0 2 1 2]

インクジェットプリントされたトランジスタ、ビアホールおよび内部接続ライセンの作成のためにはここに開発されたデータソースは、インクジェットプリンティングによって、一体化された電子回路を作ることがでできる。親水性表面保護および親水性表面保護のアレーを含むする組み立て基盤が、トランジスタのチャネル長さおよびノードは内部接続ライセンの端を覆するのに使用されることができる。その基盤は、さらに、高導電性的金属性内部接続ライセンのアレ

イを含有することができる。インクジェットプリント技術および溶渣からの遮蔽層の断面の組合せを適用して、トランジスタ素子のアレイは、カスタムロケーションにおいて、カスタムマニフェル層で覆される。体化した回路は、次に、複数対のトランジスタとビアホールおよび導電ライセンクジェットプリンティングを使用する複数の内部接続との間に電気接続を形成することによって、作られる。

[0 2 1 3]

組み立てられた基板は、既にトランジスタ素子の1つ以上のコンポーネントを含有することができる。その基板は、例えば、それぞれが少ないほど1つの重複した範囲を有する完結した無機トランジスタ素子のアレイを含むことができる。この場合、一体化した回路のインクジェット作成は、複数対のトランジスタと、インクジェットプリントされたビアホール、内部接続ライセンおよび分離パッドを用いたシングルレベル、または、マルチレベル内部接続構造の所持との間の電気接続の形成を備えている(図15(d)参照)。

[0 2 1 4]

トランジスタ素子に加えて、電子回路は、さらに、ディスクアレイ、メモリエレメンツ、容量エレメント、抵抗エレメントなどの別の活性回路エレメントと、パラシッド回路エレメントなどを備えることができる。

[0 2 1 5]

上記に記述されたテクニックを用いて、複数のトランジスタを有するユニットが形成され、次に、差接用処理によつて、前述のその後の使用のために構成されることはできる。例えば、ゲートアレイの形状で、図1(a)、(b)、あるいは、(c)に示されるタブの複数のトランジスタ50を有するユニットが形成され、次に、差接用処理によつて、前述のその後の使用のために構成されることはできる。例えば、ゲートアレイの形状で、図2(a)、(b)、あるいはキャバシタなどの別の素子は、さらに、シート上に形成されることがでる。次に、そのシートは、ビアホール52を形成するための適切な浴媒(例えば、メタノール)用のブリーチングヘッドと、導電トラック53を形成し、そして、ビアホールを充填するための適切な物質(例えば、PIND)とを有するインクジェットプリント内に配置される。インクジェットプリントは、シート上の

トランジスタのロケーションと構造などを説明する適切にプログラムされたコンピュータの機能とともに作動可能である。次に、ビアホール組成と内部構成システムとの組み合わせによって、インクジェットプリンタは、所要の方法でトランジスタを内部接続することによって、所要の電子機能あるいは測定機能を実行する回路を形成することができる。このテクノロジは、その結果、小さくて、費用のかからない素子を使用して、基板上に論理特性回路を組み出すことを可能とする。

【0216】

このような回路の適用の例は、アクティブ電子チケット、旅行用機器品および施別タグのプリントイングのためにある。チケットあるいはチップリントイング素子は、それそれが複数のトランジスタを構成する基盤を備えている多数の構成されていないユニットを備えられることができる。チップリントイング素子は、上記に記述されるようにインクジェットプリンタを動作することができ、そして、チケットの初期性能を表示する電子回路を決定することができる。コンピュータを含んでいる。チケットをプリントする必要があるとき、プリンティング素子は、ビアホールおよびまたは導電性物質をプリントすることによって、適切な電路板のための基板を構成し、そのためには、基板上のインシートが、適切に構成される。その基板は、次に、例えば、耐候性プラスチックシートで密閉される。チケットは、チケットセル封じきることが可能であり、電熱紙ターミナル54、55を蓄積させる。チケットは次に分配される。チケットが、確認されると、チップリントが、1つ以上のイナットターミナルに適応され、そして、1つ以上のイナットターミナルの間隔のアワットブツが、その機能性を立証するべく監視される。チケットは、チケットとしての使用に整合するため、フレキシブルプラスチック基板上にプリントされることが好ましい。

【0217】

価格付けのか、あるいは、タグ付けのためより他のユーザー一定期回路は、相似の方法で作られることができる。回路の立証および読み取りは、さらに、例えば、無線用送受射を使用するリモートプローブングによって行われることができる(Physics World March 1999, page 31)。

【0218】

スタンダードレイアウトへの適切な接続の簡単なインクジェットプリンティングによつて回路を記述するためのソンドユーティーの可能性は、工場でデザインされた回路を比較して、かなりの割合されたフレキシビリティをもつことがある。

【0219】

本発明は、前段の例示に限定されるものではない。本発明の意味は、ここに記述される概念すべての新規で、およびまたは発明力のある意匠、または、ここに記述される特徴の発明力ある組み合わせを含んでいる。

【0220】

本発明が、上記に述べられるあらゆる定義の範囲に限定することなく、常に、あるいは、明快に、あるいは、その場合のいずれかでここでに記述されるすべての特徴、あるいは、特徴の組み合わせを含むことができるという事実に出版入は注意をひいている。前述の説明に鑑みて、様々な変更が本発明の範囲内で行われることができるることは当業者は明らかである。

【図面の簡単な説明】

【図1】 液流処理された全ボリマー-TFTの異なる素子構成を示す。

【図2】 TFT活性層、PMPゲート、PMPゲート絶縁層、およびPDOT/PSSアート電極を有するボリマー-TFTの伝達特性を示す。

【図3】 基板（a）および（b）で構成された TFT活性層、PMPゲート絶縁層、およびPDOT/PSSアート電極を有する図1(c)におけるボリマー-TFTの伝達特性を示す。

【図4】 図1(a)におけるようなF8抵抗パリアおよびPMP表面修正層を含むF8TFTの全ボリマー-TFTの出力（a）および伝達特性（b）を示す。

【図5】 TFB（a）およびリスチエン（b）の抵抗パリアおよびPMP表面修正層を有する図1(a)におけるようなFBT2の全ボリマー-TFTの伝達特性を示す。

【図6】 製出されたガラス基板上に直接印刷されたFBT活性層およびスピーカードライン電極を有する図1(a)による全ボリマー-TFTの光学顕微鏡写真を示す。

[図 7] 基板表面を被覆性領域および耐水性領域へのバーチャン化による小さいチャネルを有する小さな電極チャッシュタンスを示す。

[図 8] 耐水性ポリミドバンクの近くの PEDOT/PSS 層／ドレイン電極の I-J P 枠管の後の $L = 2.0 \mu\text{m}$ (a) および $L = 5 \mu\text{m}$ (b) を有するトランジスタのチャネル領域の光学顕微鏡写真を示す。

[図 9] ポリミドバンクの近くのインクドロッププレットの付着中撮影された光学顕微鏡写真を示す。

[図 10] 図 7 (c) におけるように形成され、 $L = 2.0 \mu\text{m}$ および $7 \mu\text{m}$ のそれぞれを有するトランジスタの出力および伝達特性を示している。

[図 11] 図 7 (c) におけるように形成され、 $L = 2.0 \mu\text{m}$ および $7 \mu\text{m}$ のそれぞれを有するトランジスタの出力および伝達特性を示している。

[図 12-1] インクドロッププレットの直徑によって決まるビアホールの外径および出力伝達特性によりビアホールを形成する工程の (a) Dekrat プロファイル切削および (b) 光学顕微鏡写真的概略図である。

[図 12-2] ビアホールの外壁および内壁とインクショットの液滴の直径と PVP 罩の厚さの関係を示す図である。

[図 13] 被覆 PEDOT 層および上部電極を有するビアホールを有する電源・電圧特性を示す。

[図 14] ビアホールを製造する工程を示す。

[図 15] ロジックインバータ (デフレッシュョン負荷 (a)、エンハンスマント負荷 (b) および抵抗負荷 (c)) および多レベル内部接続方式 (d) のようなビアホールの応用を示す。

[図 16] 2 つのトランジスタの異なるサイズ W/L の比を有する印刷新された全ポリマー TFT 制造される図 1 (a) におけるようなエンハンスマント負荷インバータの特性を示す。

[図 17] 他の高データ素子構造を示す。

[図 18] ディスプレイあるいはモニタ素子が電圧 (a) あるいは電流 (b) によって制御されるアクティブラチップトランジスタの構造図を示す。

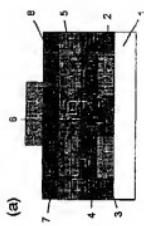
[図 19] アクティブラチップトランジスタの構造図を示す。

[図 20] 整列された TFT の偏光された光学顕微鏡写真を示す。

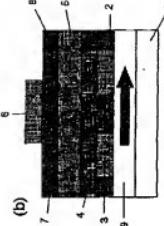
[図 21] (a) 半導電層および絶縁層の印刷によって製造されるバーチャン化された活性層／インバータ TFT および印刷された電極／アイランドによって分離された導電内部接続部の重複領域を示す。

[図 22] ユーザ規定の電子回路を製造するためにし JP 内部接続部の範囲によって接続されるトランジスタ素子のマトリックスを示している。

[図 1]



[図 1]



[図 1]

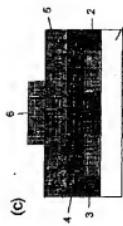


FIG. 1

[図2]

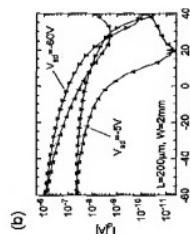
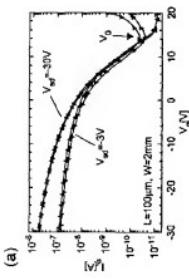
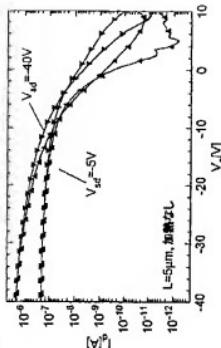


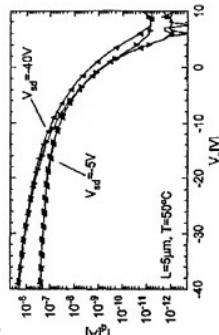
FIG. 2

[図3]

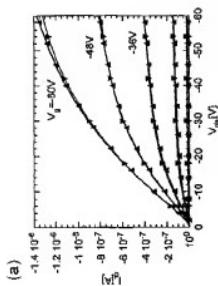
(a)



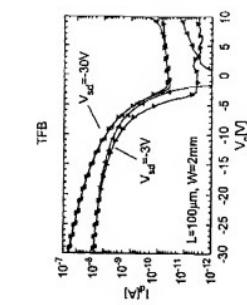
(b)



[図4]



[図5]



(b)

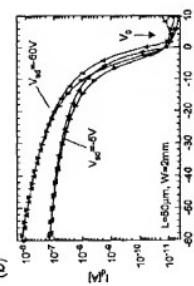
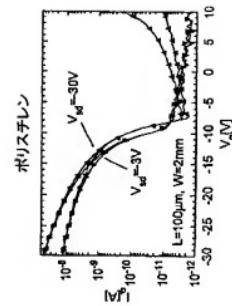


FIG. 4

(b)



ポリスチレン
L=100μm, W=2mm
 V_g [V]

TFB
 V_d =-30V
 V_d =-3V
 $L=100\mu m, W=2mm$
 V_g [V]

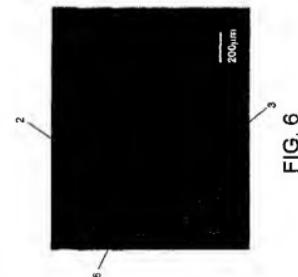
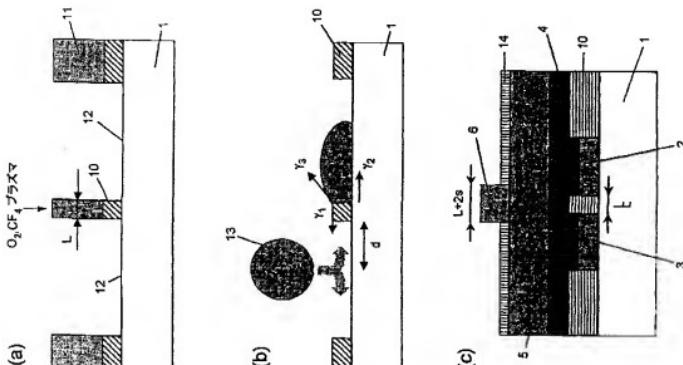


FIG. 6

[図7]



特表2003-518754

(69)



[図8]

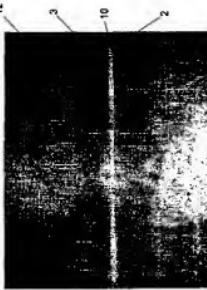


FIG. 8

特表2003-518754

(70)



FIG. 9

特表2003-518754

[图10]

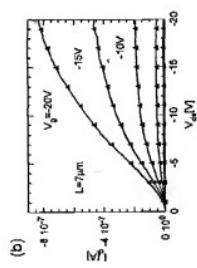
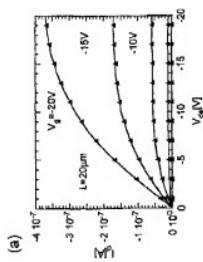


FIG. 10

[图11]

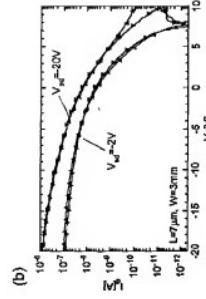
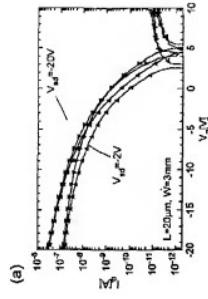
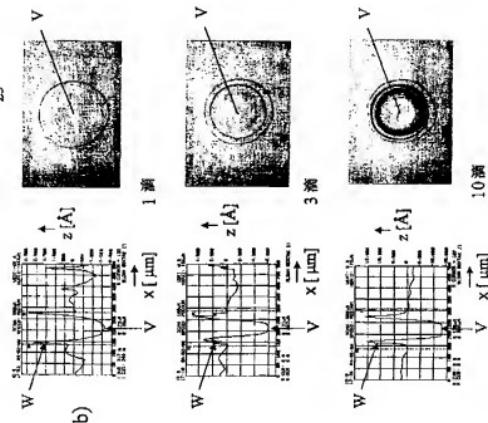
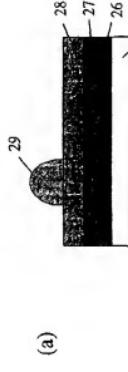
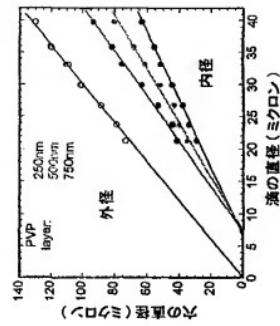
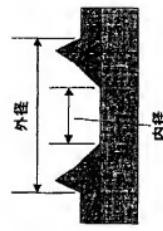


FIG. 11

【図 1.2-1】



【図 1.2-2】



【図13】



【図14】

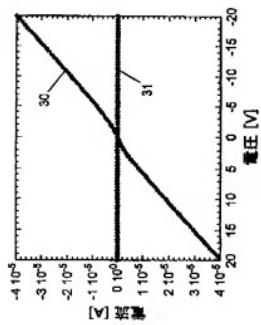
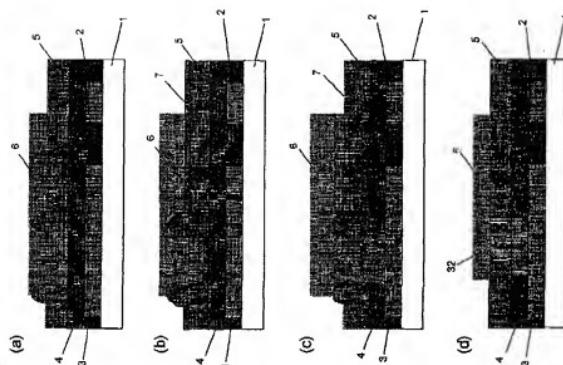
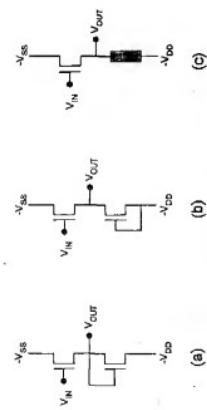
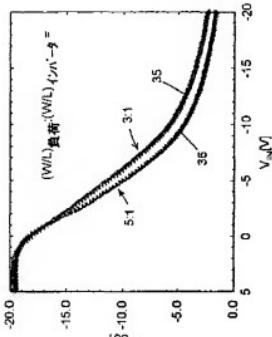


FIG. 14

[図15]



[図16]



[図17]

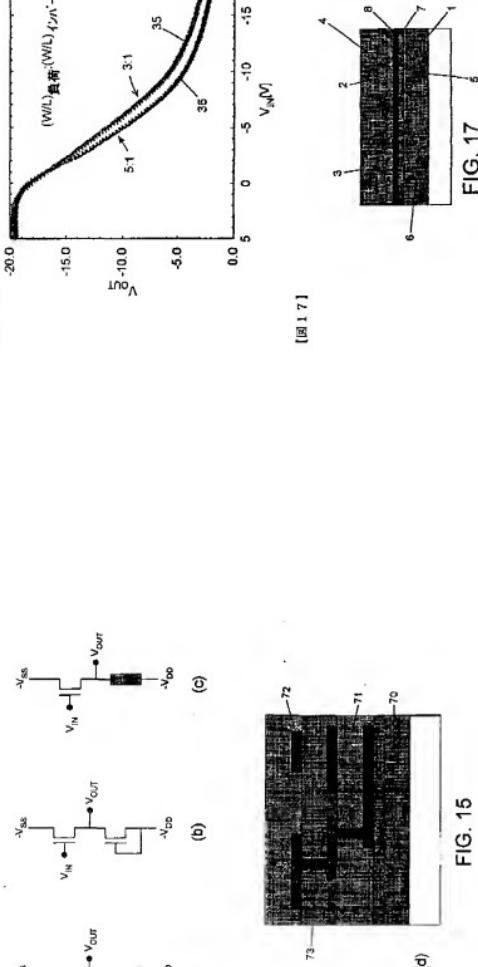
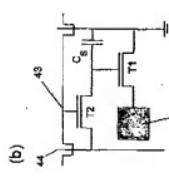
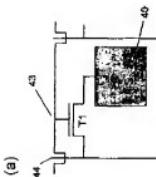


FIG. 15

FIG. 17

108

[国語研究卷一]



四

フロントページ

EPAT, BE, CH, CY,
DE, DK, ES, FI, FR, GB, GR, IE, I
T, LU, MC, NL, PT, SE, TR, OA, GF
, BJ, CF, CG, CI, CM, GA, GN, GW,
ML, MR, NE, SN, TD, TO), AP(GH, G
M, KE, LS, MW, MZ, SD, SL, SZ, TZ
, UG, ZW), E(KAM, AZ, BY, KG, KZ,
MD, RU, TJ, TM), AE, AG, AL, AM
AT, AU, AZ, BA, BB, BG, BR, BY, B
Z, GA, GH, GN, GR, CU, CZ, DE, DK
, DM, DZ, ET, ES, FI, GB, GD, GE,
GH, GM, HR, HU, ID, IL, IN, IS, J
P, KE, KG, KP, KR, KZ, LC, LK, LR
, LS, LT, LU, LV, MA, MD, MG, MK,
MN, MW, MX, MZ, NO, NZ, PL, PT, R
O, RU, SD, SE, SG, SI, SK, SL, TJ
, TM, TR, TT, TZ, UA, UG, US, UZ,
VN, YU, ZA, ZW

(02)999999 月曜日 地次

04年12月 タンブリング レーベー3

6エイドアイ イーチード ロード 18

Fターム(参考) MUSC A009 D031

FIELD AND BOUNDARY CONDITIONS FOR

ELECTRO-ELASTIC FINITE ELEMENT ANALYSIS OF

COMPLEX GEOMETRIES

0006